

Publication number: 09-105908

Date of publication of application: 22.04.1997

Application number: 07-261235

Date of filing: 09.10.1995

ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

ABSTRACT

PROBLEM TO BE SOLVED: To provide an active matrix type liquid crystal display device with which a visual field angle comparable to that of a cathode ray tube is realized since the range of the visual field angle in which gradations are uniform is broad and in which a horizontal electric field system capable of improving picture quality is adopted,

SOLUTION: In an active matrix type liquid crystal display device having one pair of substrates, liquid crystal layer to be held in between the one pair of substrates, active elements formed on the substrate of one side, pixel electrodes SL connected to the active elements and counter electrodes CL formed on either of the one pair of substrates and impressing electric fields almost parallel with the surface of the substrate in between the pixel electrodes SL, the liquid crystal layer has initially orientational directions of liquid crystal molecules of one direction and also has driving directions of the liquid crystal molecules of not less than two directions in the surface of the substrate.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-105908

(43)公開日 平成9年(1997)4月22日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/133	5 5 0	G 0 2 F	1/133
	1/1337			1/1337
	1/1343			1/1343
H 0 1 L	29/786		H 0 1 L	29/78
	21/336			6 1 2 Z

審査請求 未請求 請求項の数19 O L (全 40 頁)

(21)出願番号 特願平7-261235

(22)出願日 平成7年(1995)10月9日

(71)出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (72)発明者 芦沢 啓一郎
 千葉県茂原市早野3300番地 株式会社日立
 製作所電子デバイス事業部内
 (72)発明者 太田 益幸
 千葉県茂原市早野3300番地 株式会社日立
 製作所電子デバイス事業部内
 (72)発明者 小川 和宏
 千葉県茂原市早野3300番地 株式会社日立
 製作所電子デバイス事業部内
 (74)代理人 弁理士 秋田 収喜

最終頁に続く

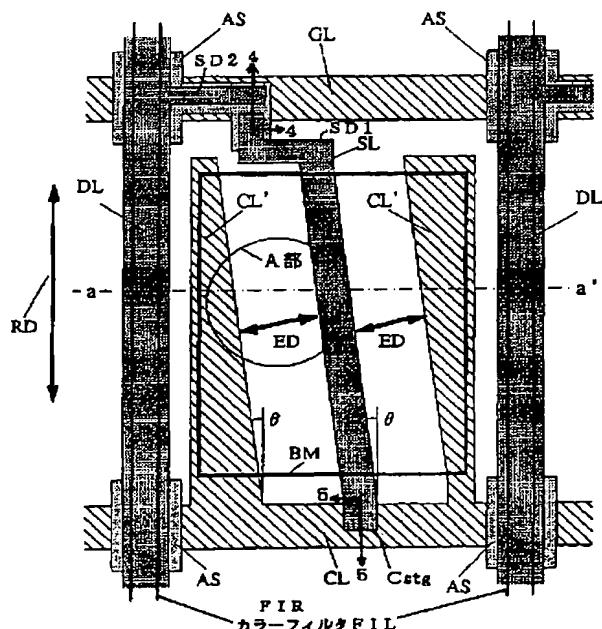
(54)【発明の名称】 アクティブマトリクス型液晶表示装置

(57)【要約】

【課題】 色調が均一である視野角の範囲が広く、ブラウン管並の視野角を実現でき、かつ、画質を向上させることが可能となる横電界方式を採用したアクティブマトリクス型液晶表示装置を提供すること。

【解決手段】 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で基板面にはほぼ平行な電界を液晶層に印加する対向電極とを有するアクティブマトリクス型液晶表示装置において、前記液晶層が、一方向の液晶分子の初期配向方向を有し、かつ、基板面内で2方向以上の液晶分子の駆動方向を有する。

図 1



【特許請求の範囲】

【請求項1】 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で基板面にほぼ平行な電界を液晶層に印加する対向電極とを、少なくとも有するアクティブマトリクス型液晶表示装置において、前記液晶層が、一方向の液晶分子の初期配向方向を有し、かつ、基板面内で2方向の液晶分子の駆動方向を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、前記各画素内の画素電極および対向電極が、前記液晶分子の初期配向方向に對してある傾斜角を持って形成される、それぞれ対向電極および画素電極と相対向する対向面を有し、さらに、前記液晶分子の初期配向方向に對してそれぞれ異なる傾斜角を持つ対向面が形成された画素電極および対向電極を有する画素をマトリクス状に配置したことを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項3】 前記それぞれ異なる傾斜角が、 θ あるいは $-\theta$ であることを特徴とする請求項2に記載されたアクティブマトリクス型液晶表示装置。

【請求項4】 前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする請求項3に記載されたアクティブマトリクス型液晶表示装置。

【請求項5】 前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、前記各画素内の画素電極および対向電極が、前記液晶分子の初期配向方向に對して2つ以上の傾斜角を持って形成される、それぞれ対向電極および画素電極と相対向する対向面を有することを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項6】 前記2つ以上の傾斜角が、 θ あるいは $-\theta$ であることを特徴とする請求項5に記載されたアクティブマトリクス型液晶表示装置。

【請求項7】 前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする請求項6に記載されたアクティブマトリクス型液晶表示装置。

【請求項8】 前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の表示領域内で、前記画素電極および対向電極が、前記液晶分子の初期配向方向と平行であり、また、各画素の表示領域外で、前記画素電極および対向電極が、2つ以上の角度を

持つ交差していることを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項9】 前記2つ以上の角度が、 θ あるいは $-\theta$ であることを特徴とする請求項8に記載されたアクティブマトリクス型液晶表示装置。

【請求項10】 前記 θ が、 $30^\circ \leq \theta \leq 60^\circ$ であることを特徴とする請求項9に記載されたアクティブマトリクス型液晶表示装置。

【請求項11】 前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の表示領域内で、前記画素電極および対向電極が、前記液晶分子の初期配向方向と平行であり、また、各画素の表示領域外で、前記画素電極および対向電極が、前記液晶分子の初期配向方向に對して2つ以上の傾斜角を持って形成される、それぞれ対向電極および画素電極と相対向する対向面を有することを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項12】 前記2つ以上の傾斜角が、 θ あるいは $-\theta$ であることを特徴とする請求項11に記載されたアクティブマトリクス型液晶表示装置。

【請求項13】 前記 θ が、 $30^\circ \leq \theta \leq 60^\circ$ であることを特徴とする請求項12に記載されたアクティブマトリクス型液晶表示装置。

【請求項14】 前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の画素電極および対向電極が、前記液晶分子の初期配向方向に對して、ある傾斜角を持って互いに平行に形成され、前記液晶分子の初期配向方向に對して、それぞれ異なる傾斜角を持つ画素電極および対向電極を有する画素を交互に配置してなることを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項15】 前記それぞれ異なる傾斜角が、 θ あるいは $-\theta$ であることを特徴とする請求項14に記載されたアクティブマトリクス型液晶表示装置。

【請求項16】 前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする請求項15に記載されたアクティブマトリクス型液晶表示装置。

【請求項17】 前記映像信号線が、各画素の画素電極および対向電極と平行に、前記液晶分子の初期配向方向とある傾斜角を持って形成されることを特徴とする請求項14ないし請求項16のいずれか1項に記載されたアクティブマトリクス型液晶表示装置。

【請求項18】 前記液晶層が、前記一対の基板に対して、チルト角を有することを特徴とする請求項1、請求項5ないし請求項10のいずれか1項に記載されたアクティブマトリクス型液晶表示装置。

【請求項19】 前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板を有し、前記2枚の偏光板の偏光透過軸が互い直交し、かつ、いずれか一方の偏光透過軸が液晶分子の初期配向方向と同一方

向であることを特徴とする請求項1ないし請求項18のいずれか1項に記載されたアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に係わり、特に、横電界方式のアクティブマトリクス型液晶表示装置に適用して有効な技術に関する。

【0002】

【従来技術】薄膜トランジスタ（TFT）に代表されるアクティブ素子を用いたアクティブマトリクス型液晶表示装置は薄い、軽量という特徴とブラウン管に匹敵する高画質という点から、OA機器等の表示端末装置として広く普及し始めている。

【0003】このアクティブマトリクス型液晶表示装置の表示方式には、大別して、次の2通りの表示方式が知られている。

【0004】1つは、2つの透明電極が形成された一対の基板間に液晶層を封入し、2つの透明電極に駆動電圧を印加することにより、基板界面にほぼ直角な方向の電界により液晶層を駆動し、透明電極を透過し液晶層に入射した光を変調して表示する方式（以下、縦電界方式と称する）であり、現在、普及している製品が全てこの方式を採用している。

【0005】しかしながら、前記縦電界方式を採用したアクティブマトリクス型液晶表示装置においては、視角方向を変化させた際の輝度変化が著しく、特に、中間調表示を行った場合、視角方向により階調レベルが反転してしまう等、実用上問題があった。

【0006】また、もう1つは、一対の基板間に液晶層を封入し、同一基板あるいは両基板上に形成された2つの電極に駆動電圧を印加することにより、基板界面にほぼ平行な方向の電界により液晶層を駆動し、2つの電極の隙間から液晶層に入射した光を変調して表示する方式（以下、横電界方式と称する）であるが、この横電界方式を採用したアクティブマトリクス型液晶表示装置は未だ実用化されていない。

【0007】しかしながら、この横電界方式を採用したアクティブマトリクス型液晶表示装置は、広視野角、低負荷容量等の特徴を有しており、この横電界方式は、アクティブマトリクス型液晶表示装置に関して有望な技術である。

【0008】前記横電界方式を採用したアクティブマトリクス型液晶表示装置の特徴に関しては、特許出願公表平5-505247号公報、特公昭63-21907号公報、特開平6-160878号公報を参照されたい。

【0009】

【発明が解決しようとする課題】従来の横電界方式を採用したアクティブマトリクス型液晶表示装置においては、駆動電圧及び応答速度の改善のために、平行に配置

された画素電極と対向電極とに対し、液晶層の液晶分子をある傾きを持ってホモジニアスに初期配向し、液晶分子を面内で回転させることにより光を変調し、表示を行っている。

【0010】これにより、前記縦電界方式を採用したアクティブマトリクス型液晶表示装置と比較して、視野角が著しく広いという特徴を有している。

【0011】しかしながら、前記横電界方式を採用したアクティブマトリクス型液晶表示装置においては、ある方向に視野角を傾けた場合に、均一な色調を実現できず、視野角が狭くなり、ブラウン管（CRT）等の自発光表示装置に匹敵する視野角を達成できないという問題点があった。

【0012】即ち、液晶分子が回転したときの、その長軸方向に視野角を傾けると、その他の方位に視野角を傾けた場合よりも液晶分子の複屈折異方性が変化しやすく、その方位で、他の方位より階調が反転しやすくかつ色調が変化しやすい。

【0013】特に、ノーマリブラクモードで白表示をした場合、白色の色調が、その方位で青色にシフトする。

【0014】また、それと90°の角度をなす液晶分子の短軸方向では、複屈折異方性は変化しないが、視野角の傾きにしたがって光路長が増加することにより、白色の色調が、その方位で黄色にシフトする。

【0015】その結果、1部の方位において均一な色調を実現できず、視野角が狭くなり、ブラウン管に匹敵する視野角を達成できないという問題点があった。

【0016】本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、横電界方式を採用したアクティブマトリクス型液晶表示装置において、色調が均一である視野角の範囲が広く、ブラウン管並の視野角を実現でき、かつ、画質を向上させることが可能となる技術を提供することにある。

【0017】本発明の前記目的並びにその他の目的及び新規な特徴は、本明細書の記載及び添付図面によって明らかにする。

【0018】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

【0019】（1）一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電

極との間で基板面にはば平行な電界を液晶層に印加する対向電極とを、少なくとも有するアクティブマトリクス型液晶表示装置において、前記液晶層が、一方の液晶分子の初期配向方向を有し、かつ、基板面内で2方向の液晶分子の駆動方向を有することを特徴とする。

【0020】(2) 前記(1)の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、前記各画素内の画素電極および対向電極が、前記液晶分子の初期配向方向に対してある傾斜角を持って形成される、それぞれ対向電極および画素電極と相対向する対向面を有し、さらに、前記液晶分子の初期配向方向に対してそれぞれ異なる傾斜角を持つ対向面が形成された画素電極および対向電極を有する画素をマトリクス状に配置したことを特徴とする。

【0021】(3) 前記(2)の手段において、前記それぞれ異なる傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0022】(4) 前記(3)の手段において、前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする。

【0023】(5) 前記(1)の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、前記各画素内の画素電極および対向電極が、前記液晶分子の初期配向方向に対して2つ以上の傾斜角を持って形成される、それぞれ対向電極および画素電極と相対向する対向面を有することを特徴とする。

【0024】(6) 前記(5)の手段において、前記2つ以上の傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0025】(7) 前記(6)の手段において、前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする。

【0026】(8) 前記(1)の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の表示領域内で、前記画素電極および対向電極が、前記液晶分子の初期配向方向と平行であり、また、各画素の表示領域外で、前記画素電極および対向電極が、2つ以上の角度を持って交差していることを特徴とする。

【0027】(9) 前記(8)の手段において、前記2つ以上の角度が、 θ あるいは $-\theta$ であることを特徴とする。

【0028】(10) 前記(9)の手段において、前記 θ が、 $30^\circ \leq \theta \leq 60^\circ$ であることを特徴とする。

【0029】(11) 前記(1)の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の表示領域内で、前記画素電極および対向電極が、前記液晶分子の初期配向方向と平行であり、また、各画素の表示領域外で、前記画素電極および対向電極が、前記液晶分子の初期配向方向に対して2つ以上の傾斜角を持って形成される、それぞれ対向電極および画素電極と相対向する対向面を有することを特徴

とする。

【0030】(12) 前記(11)の手段において、前記2つ以上の傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0031】(13) 前記(12)の手段において、前記 θ が、 $30^\circ \leq \theta \leq 60^\circ$ であることを特徴とする。

【0032】(14) 前記(1)の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の画素電極および対向電極が、前記液晶分子の初期配向方向に対して、ある傾斜角を持って互いに平行に形成され、前記液晶分子の初期配向方向に対して、それぞれ異なる傾斜角を持つ画素電極および対向電極を有する画素を交互に配置してなることを特徴とする。

【0033】(15) 前記(14)の手段において、前記それぞれ異なる傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0034】(16) 前記(15)の手段において、前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする。

【0035】(17) 前記(14)ないし(16)の手段において、前記映像信号線が、各画素の画素電極および対向電極と平行に、前記液晶分子の初期配向方向とある傾斜角を持って形成されることを特徴とする。

【0036】(18) 前記(1)、(5)ないし(13)の手段において、前記液晶層が、前記一対の基板に対して、チルト角を有することを特徴とする。

【0037】(19) 前記(1)ないし(18)の手段において、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板を有し、前記2枚の偏光板の偏光透過軸が互い直交し、かつ、いずれか一方の偏光透過軸が液晶分子の初期配向方向と同一方向であることを特徴とする。

【0038】前記各手段によれば、横電界方式を採用したアクティブマトリクス型液晶表示装置において、液晶層の液晶分子を单一方向に初期配向するとともに、各画素毎に、あるいは、1画素内で、液晶層の液晶分子の初期配向方向と、画素電極と対向電極との間の印加電界方向とのなす角度を異ならせて、液晶分子を2方向に駆動するようにしたので、互いに色調のシフトを相殺して、色調の方位による依存性を大幅に低減することが可能となる。

【0039】例えば、複屈折性ノーマリブランクモード(電圧無印加時に暗、電圧印加時に明)の場合に、2枚の偏光板の偏光透過軸は直交し(クロスニコル)、それぞれの偏光透過軸と電界によって回転した液晶分子の長軸のなす角が 45° となったとき最大透過率、すなわち白表示を得る。

【0040】その状態で、液晶分子の長軸方向の方位(偏光透過軸から 45° の角度)から白表示を見た場合、複屈折異方性の変化し、白色の色調が、その方位で

青色にシフトする。

【0041】また、それと90°の角度をなす液晶分子の短軸方向（偏光透過軸から-45°の角度）では、複屈折異方性は変化しないが、視野角の傾きにしたがって光路長が増加することにより、白色の色調が、その方位で黄色にシフトする。

【0042】青色と黄色と色度座標で補色の関係にあり、その2色を混合させると白色になる。

【0043】したがって、各画素毎に、あるいは、1画素内で、液晶分子を2方向駆動方向を2方向となし、例えば、白表示を行っている液晶分子の角度が、互いに90°の角度をなす2方向存在すれば、互いに色調のシフトを相殺して、白色色調の方位による依存性を大幅に低減することができる。

【0044】また、同様に、階調反転についても、階調反転しにくい液晶分子の短軸方向と、階調反転しやすい液晶分子の長軸方向との特性が平均され、階調反転に弱い方向での非階調反転視野角を拡大することができる。

【0045】それにより、階調の均一性および色調の均一性が全方位で平均化または拡大し、ブラウン管に近い広視野角を実現することが可能である。

【0046】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。

【0047】なお、発明の実施の形態（実施例）を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0048】【発明の実施の形態1】まず始めに、本発明の実施の形態で構成した横電界方式のアクティブ・マトリクス方式カラー液晶表示装置の概略を説明する。

【0049】《マトリクス部（画素部）の平面構成》図1は、本発明の実施の形態（発明の実施の形態1）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0050】各画素は隣接する2本の走査信号線（ゲート信号線または水平信号線）（G L）と、隣接する2本の映像信号線（ドレイン信号線または垂直信号線）（D L）との交差領域内（4本の信号線で囲まれた領域内）に配置されている。

【0051】各画素は、薄膜トランジスタ（TFT）、蓄積容量（Cstg）、画素電極（S L）、対向電極（C L'）および対向電圧信号線（コモン信号線）（C L）とを含んでいる。

【0052】ここで、走査信号線（G L）、対向電圧信号線（C L）は、図1においては左右方向に延在し、上下方向に複数本配置されている。

【0053】また、映像信号線（D L）は、上下方向に延在し、左右方向に複数本配置されている。

【0054】また、画素電極（S L）は、薄膜トランジスタ（TFT）のソース電極（S D 1）と接続され、さ

らに、対向電極（C L'）は、対向電圧信号線（C L）と一体に構成されている。

【0055】画素電極（S L）と対向電極（C L'）とは互いに対向し、各画素電極（S L）と対向電極（C L'）との間の電界により液晶層（LCD）の光学的な状態を制御し、表示を制御する。

【0056】画素電極（P X）と対向電極（C T）とは櫛歯状に構成され、図1に示すように、画素電極（S L）は斜め下方方向に延びる直線形状、対向電極（C L'）は、対向電圧信号線（C L）から上方向に突起した、対向面（画素電極（S L）と対向する面）が斜め上方向に延びる櫛歯形状をしており、画素電極（S L）と対向電極（C L'）の間の領域は1画素内で2分割されている。

【0057】《表示マトリクス部（画素部）の断面構成》図2は、図1に示すa-a'切断線における要部断面を示す断面図、図3は、図1に示す4-4切断線における薄膜トランジスタ（TFT）の断面を示す断面図、図4は、図1に示す5-5切断線における蓄積容量（Cstg）の断面を示す断面図である。

【0058】図2～図4に示すように、液晶層（LCD）を基準にして下部透明ガラス基板（SUB1）側には、薄膜トランジスタ（TFT）、蓄積容量（Cstg）および電極群が形成され、上部透明ガラス基板（SUB2）側には、カラーフィルタ（FIL）、遮光用ブラックマトリクスピターン（BM）が形成されている。

【0059】また、透明ガラス基板（SUB1、SUB2）のそれぞれの内側（液晶層（LCD）側）の表面には、液晶の初期配向を制御する配向膜（OR1、OR2）が設けられており、透明ガラス基板（SUB1、SUB2）のそれぞれの外側の表面には、それぞれ偏光板（POL1、POL2）が設けられている。

【0060】以下、より詳細な構成について説明する。

【0061】《TFT基板》まず、下部透明ガラス基板（SUB1）側（TFT基板）の構成を詳しく説明する。

【0062】《薄膜トランジスタ（TFT）》薄膜トランジスタ（TFT）は、ゲート電極（G T）に正のバイアスを印加すると、ソースドレイン間のチャネル抵抗が小さくなり、バイアスを零にすると、チャネル抵抗は大きくなるように動作する。

【0063】薄膜トランジスタ（TFT）は、図3に示すように、ゲート電極（G T）、ゲート絶縁膜（G I）、i型（真性、intrinsic、導電型決定不純物がドープされていない）非晶質シリコン（Si）からなるi型半導体層（AS）、一対のソース電極（S D 1）、ドレイン電極（S D 2）を有す。

【0064】なお、ソース電極（S D 1）、ドレイン電極（S D 2）は本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路ではその極性は動作

中反転するので、ソース電極（S D 1）、ドレイン電極（S D 2）は動作中入れ替わると理解されたい。

【0065】しかし、以下の説明では、便宜上一方をソース電極（S D 1）、他方をドレイン電極（S D 2）と固定して表現する。

【0066】なお、本発明の実施の形態では、薄膜トランジスタ（TFT）として、非晶質（アモルファス）シリコン薄膜トランジスタ素子を用いたが、これに限定されず、ポリシリコン薄膜トランジスタ素子、シリコンウエハ上のMOS型トランジスタ、有機TFT、または、MIM（Metal-Insulator-Metal）ダイオード等の2端子素子（厳密にはアクティブ素子ではないが、本発明ではアクティブ素子とする）を用いることも可能である。

【0067】《ゲート電極（G T）》ゲート電極（G T）は、走査信号線（G L）と連続して形成されており、走査信号線（G L）の一部の領域がゲート電極（G T）となるように構成されている。

【0068】ゲート電極（G T）は、薄膜トランジスタ（TFT）の能動領域を超える部分であり、i型半導体層（A S）を完全に覆う（下方からみて）ように、それより大き目に形成されている。

【0069】これにより、ゲート電極（G T）の役割のほかに、i型半導体層（A S）に外光やバックライト光が当たらないように工夫されている。

【0070】本発明の実施の形態では、ゲート電極（G T）は、単層の導電膜（g 1）で形成されており、導電膜（g 1）としては、例えば、スパッタリングで形成されたアルミニウム（A l）系の導電膜が用いられ、その上にはアルミニウム（A l）の陽極酸化膜（A O F）が設けられている。

【0071】《走査信号線（G L）》走査信号線（G L）は、導電膜（g 1）で構成されており、この走査信号線（G L）の導電膜（g 1）は、ゲート電極（G T）の導電膜（g 1）と同一製造工程で形成され、かつ一体に構成されている。

【0072】この走査信号線（G L）により、外部回路からゲート電圧（V G）をゲート電極（G T）に供給する。

【0073】また、走査信号線（G L）上にもアルミニウム（A l）の陽極酸化膜（A O F）が設けられている。

【0074】《対向電極（C L'）》対向電極（C L'）は、ゲート電極（G T）および走査信号線（G L）と同層の導電膜（g 1）で構成されている。

【0075】また、対向電極（C L'）上にもアルミニウム（A l）の陽極酸化膜（A O F）が設けられている。

【0076】対向電極（C L'）には、対向電圧（V c o m）が印加されるように構成されている。

【0077】本発明の実施の形態では、対向電圧（V c o m）は、映像信号線（D L）に印加される最小レベルの駆動電圧（V D m i n）と最大レベルの駆動電圧（V D m a x）との中间直流電位から、薄膜トランジスタ素子（TFT）をオフ状態にするときに発生するフィードスルーレ電圧（Δ V s f）だけ低い電位に設定されるが、映像信号駆動回路で使用される集積回路の電源電圧を約半分に低減したい場合は、交流電圧を印加すれば良い。

【0078】《対向電圧信号線（C L）》対向電圧信号線（C L）は、導電膜（g 1）で構成されている。

【0079】この対向電圧信号線（C L）の導電膜（g 1）は、ゲート電極（G T）、走査信号線（G L）および対向電極（C L'）の導電膜（g 1）と同一製造工程で形成され、かつ対向電極（C L'）と一体に構成されている。

【0080】この対向電圧信号線（C L）により、外部回路から対向電圧（V c o m）を対向電極（C L'）に供給する。

【0081】また、対向電圧信号線（C L）上にもアルミニウム（A l）の陽極酸化膜（A O F）が設けられている。

【0082】また、対向電極（C L'）および対向電圧信号線（C L）は、上部透明ガラス基板（S U B 2）（カラーフィルタ基板）側に形成してもよい。

【0083】《絶縁膜（G I）》絶縁膜（G I）は、薄膜トランジスタ（TFT）において、ゲート電極（G T）と共に半導体層（A S）に電界を与えるためのゲート絶縁膜として使用される。

【0084】絶縁膜（G I）は、ゲート電極（G T）および走査信号線（G L）の上層に形成されており、絶縁膜（G I）としては、例えば、プラズマCVDで形成された窒化シリコン膜が選ばれ、1200～2700オングストロームの厚さに（本発明の実施の形態では、2400オングストローム程度）形成される。

【0085】ゲート絶縁膜（G I）は、表示マトリクス部（A R）の全体を囲むように形成され、周辺部は外部接続端子（D T M、G T M）が露出されるように除去されている。

【0086】絶縁膜（G I）は、走査信号線（G L）および対向電圧信号線（C L）と、映像信号線（D L）との電気的絶縁にも寄与している。

【0087】《i型半導体層（A S）》i型半導体層（A S）は、非晶質シリコンで、200～2200オングストロームの厚さに（本発明の実施の形態では、2000オングストローム程度の膜厚）形成される。

【0088】層（d 0）は、オーミックコンタクト用のリン（P）をドープしたN（+）型非晶質シリコン半導体層であり、下側にi型半導体層（A S）が存在し、上側に導電膜（d 1、d 2）が存在するところのみに残されている。

【0089】i型半導体層（AS）は、走査信号線（GL）および対向電圧信号線（CL）と映像信号線（DL）との交差部（クロスオーバ部）の両者間にも設けられている。

【0090】この交差部のi型半導体層（AS）は、交差部における走査信号線（GL）および対向電圧信号線（CL）と映像信号線（DL）との短絡を低減する。

【0091】《ソース電極（SD1）、ドレイン電極（SD2）》ソース電極（SD1）、ドレイン電極（SD2）のそれぞれは、N（+）型半導体層（d0）に接触する導電膜（d1）とその上に形成された導電膜（d2）とから構成されている。

【0092】導電膜（d1）は、スパッタリングで形成したクロム（Cr）膜を用い、500～1000オングストロームの厚さに（本発明の実施の形態では、600オングストローム程度）形成される。

【0093】クロム（Cr）膜は、膜厚を厚く形成するとストレスが大きくなるので、2000オングストローム程度の膜厚を越えない範囲で形成する。

【0094】クロム（Cr）膜は、N（+）型半導体層（d0）との接着性を良好にし、アルミニウム（Al）系の導電膜（d2）におけるアルミニウム（Al）がN（+）型半導体層（d0）に拡散することを防止する（いわゆるバリア層の）目的で使用される。

【0095】導電膜（d1）として、クロム（Cr）膜の他に、高融点金属（モリブデン（Mo）、チタン（Ti）、タンタル（Ta）、タンゲステン（W））膜、高融点金属シリサイド（MoSi2、TiSi2、TaSi2、WSi2）膜を用いてもよい。

【0096】導電膜（d2）としては、アルミニウム（Al）系の導電膜をスパッタリングで3000～5000オングストロームの厚さに（本発明の実施の形態では、4000オングストローム程度）形成する。

【0097】アルミニウム（Al）系の導電膜は、クロム（Cr）膜に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極（SD1）、ドレイン電極（SD2）および映像信号線（DL）の抵抗値を低減したり、ゲート電極（GT）やi型半導体層（AS）に起因する段差乗り越えを確実にする（ステップカバーレッジを良くする）働きがある。

【0098】また、導電膜（d1）、導電膜（d2）を同じマスクパターンでパターニングした後、同じマスクを用いて、あるいは、導電膜（d1）、導電膜（d2）をマスクとして、N（+）型半導体層（d0）が除去される。

【0099】つまり、i型半導体層（AS）上に残っていたN（+）型半導体層（d0）は導電膜（d1）、導電膜（d2）以外の部分がセルフアラインで除去される。

【0100】このとき、N（+）型半導体層（d0）は

その厚さ分は全て除去されるようエッチングされるので、i型半導体層（AS）も若干その表面部分がエッチングされるが、その程度はエッチング時間で制御すればよい。

【0101】《映像信号線（DL）》映像信号線（DL）は、ソース電極（SD1）、ドレイン電極（SD2）と、同じく、導電膜（d1）と、その上に形成された導電膜（d2）とで構成されている。

【0102】また、映像信号線（DL）は、ソース電極（SD1）、ドレイン電極（SD2）と同層に形成され、さらに、像信号線（DL）は、ドレイン電極（SD2）と一体に構成されている。

【0103】《画素電極（SL）》画素電極（SL）は、ソース電極（SD1）、ドレイン電極（SD2）と、同じく、導電膜（d1）と、その上に形成された導電膜（d2）とで構成されている。

【0104】また、画素電極（SL）は、ソース電極（SD1）、ドレイン電極（SD2）と同層に形成され、さらに、画素電極（SL）は、ソース電極（SD1）と一体に構成されている。

【0105】《蓄積容量（Cstg）》画素電極（SL）は、薄膜トランジスタ（TFT）と接続される端部と反対側の端部において、対向電圧信号線（CL）と重なるように構成されている。

【0106】この重ね合わせは、図4からも明らかなように、画素電極（SL）を一方の電極（PL2）とし、対向電圧信号（CL）を他方の電極（PL1）とする蓄積容量（静電容量素子）（Cstg）を構成する。

【0107】この蓄積容量（Cstg）の誘電体膜は、薄膜トランジスタ（TFT）のゲート絶縁膜として使用される絶縁膜（GI）および陽極酸化膜（AOF）で構成されている。

【0108】図1に示すように平面的には蓄積容量（Cstg）は、対向電圧信号線（CL）の導電膜（g1）の部分に形成されている。

【0109】《保護膜（PSV）》薄膜トランジスタ（TFT）上には、保護膜（PSV）が設けられている。

【0110】保護膜（PSV）は、主に薄膜トランジスタ（TFT）を湿気等から保護するために設けられており、透明性が高く、しかも、耐湿性の良いものを使用する。

【0111】保護膜（PSV）は、例えば、プラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、1μm程度の膜厚に形成する。

【0112】保護膜（PSV）は、表示マトリクス部（AR）の全体を囲むように形成され、周辺部は外部接続端子（DTM、GTM）を露出されるように除去されている。

【0113】保護膜（PSV）とゲート絶縁膜（GI）

の厚さ関係に関しては、前者は保護効果を考え厚くされ、後者はトランジスタの相互コンダクタンス (gm) を考え薄くされる。

【0114】従って、保護効果の高い保護膜 (PSV) は、周辺部もできるだけ広い範囲に亘って保護するようゲート絶縁膜 (G1) よりも大きく形成されている。

【0115】《カラーフィルタ基板》次に、図1、図2に戻り、上部透明ガラス基板 (SUB2) 側 (カラーフィルタ基板) の構成を詳しく説明する。

【0116】《遮光膜 (BM)》上部透明ガラス基板 (SUB2) 側には、不要な間隙部 (画素電極 (SL) と対向電極 (CL')) の間以外の隙間) からの透過光が表示面側に出射して、コントラスト比等を低下させないように遮光膜 (BM) (いわゆるブラックマトリクス) が形成される。

【0117】遮光膜 (BM) は、外部光またはバックライト光が i型半導体層 (AS) に入射しないようにする役割も果たしている。

【0118】すなわち、薄膜トランジスタ (TFT) の i型半導体層 (AS) は上下にある遮光膜 (BM) および大き目のゲート電極 (GT) によってサンドイッチにされ、外部の自然光やバックライト光が当たらなくなる。

【0119】図1に示す遮光膜 (BM) の閉じた多角形の輪郭線は、その内側が遮光膜 (BM) が形成されない開口を示している。

【0120】遮光膜 (BM) は、光に対する遮蔽性を有し、かつ、画素電極 (SL) と対向電極 (CL') の間の電界に影響を与えないように絶縁性の高い膜で形成されており、本発明の実施の形態では、黒色の顔料をレジスト材に混入し、1.2 μm程度の厚さに形成している。

【0121】遮光膜 (BM) は、各画素の周囲に格子状に形成され、この格子で1画素の有効表示領域が仕切られている。

【0122】従って、各画素の輪郭が遮光膜 (BM) によってはっきりとする。

【0123】つまり、遮光膜 (BM) は、ブラックマトリクスと i型半導体層 (AS) に対する遮光との2つの機能をもつ。

【0124】遮光膜 (BM) は、周辺部にも額縁状に形成され、そのパターンは、ドット状に複数の開口を設けた図1に示すマトリクス部のパターンと連続して形成されている。

【0125】周辺部の遮光膜 (BM) は、シール部 (SLP) の外側に延長され、パソコン等の実装機に起因する反射光等の漏れ光が表示マトリクス部に入り込むのを防いでいる。

【0126】他方、この遮光膜 (BM) は上部透明ガラス基板 (SUB2) の縁よりも約0.3~1.0 mm程

内側に留められ、上部透明ガラス基板 (SUB2) の切断領域を避けて形成されている。

【0127】《カラーフィルタ (FIL)》カラーフィルタ (FIL) は、画素に対応する位置に赤、緑、青の繰り返しでストライプ状に形成され、また、カラーフィルタ (FIL) は、遮光膜 (BM) のエッジ部分と重なるように形成されている。

【0128】カラーフィルタ (FIL) は、次のようにして形成することができる。

【0129】まず、上部透明ガラス基板 (SUB2) の表面にアクリル系樹脂等の染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。

【0130】この後、染色基材を赤色染料で染め、固着処理を施し、赤色フィルタ (R) を形成する。

【0131】つぎに、同様な工程を施すことによって、緑色フィルタ (G) 、青色フィルタ (B) を順次形成する。

【0132】《オーバーコート膜 (OC)》オーバーコート膜 (OC) は、カラーフィルタ (FIL) から染料が液晶層 (LCD) へ漏洩するのを防止し、および、カラーフィルタ (FIL) 、遮光膜 (BM) による段差を平坦化するために設けられている。

【0133】オーバーコート膜 (OC) はたとえばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

【0134】《表示マトリクス部 (AR) 周辺の構成》図5は、上下の透明ガラス基板 (SUB1、SUB2) を含む表示パネル (PNL) の表示マトリクス (AR) 部周辺の要部平面を示す図である。

【0135】また、図6は、左側に走査回路が接続されるべき外部接続端子 (GTM) 付近の断面を、右側に外部接続端子がないところのシール部付近の断面を示す図である。

【0136】このパネルの製造では、小さいサイズであれば、スループット向上のため1枚のガラス基板で複数個分のデバイスを同時に加工してから分割し、また、大きいサイズであれば、製造設備の共用のためどの品種でも標準化された大きさのガラス基板を加工してから、各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラスを切断する。

【0137】図5、図6は後者の例を示すもので、図5、図6の両図とも上下透明ガラス基板 (SUB1、SUB2) の切断後を表しており、図5に示すLNは両基板の切断前の縁を示す。

【0138】いずれの場合も、完成状態では外部接続端子群 (Tg、Td) および端子 (CTM) (添字略) が存在する (図で上辺と左辺の) 部分は、それらが露出されるように上部透明ガラス基板 (SUB2) の大きさが下部透明ガラス基板 (SUB1) よりも内側に制限され

ている。

【0139】端子群 (Tg, Td) は、それぞれ後述する走査回路接続用端子 (GTM)、映像信号回路接続用端子 (DTM) とそれらの引出配線部を集積回路チップ (CH1) が搭載されたテープキャリアパッケージ (TCP) (図16、図17) の単位に複数本まとめて名付けたものである。

【0140】各群の表示マトリクス部から外部接続端子部に至るまでの引出配線は、両端に近づくにつれ傾斜している。

【0141】これは、パッケージ (TCP) の配列ピッチ及び各パッケージ (TCP) における接続端子ピッチに表示パネル (PNL) の端子 (DTM, GTM) を合わせるためである。

【0142】また、対向電極端子 (CTM) は、対向電極 (CL') に対向電圧 (Vcom) を外部回路から与えるための端子である。

【0143】表示マトリクス部の対向電圧信号線 (CL) は、走査回路用端子 (GTM) の反対側 (図では右側) に引き出し、各対向電圧信号線 (CL) を共通バスライン (CB) (対向電極接続信号線) で一纏めにして、対向電極端子 (CTM) に接続している。

【0144】透明ガラス基板 (SUB1, SUB2) の間にはその縁に沿って、液晶封入口 (INJ) を除き、液晶層 (LCD) を封止するようにシールパターン (SLP) が設けられる。

【0145】シールパターン (SLP) は、例えば、エポキシ樹脂から形成される。

【0146】配向膜 (OR1, OR2) の層は、シールパターン (SLP) の内側に形成され、また、偏光板 (POL1, POL2) は、それぞれ下部透明ガラス基板 (SUB1)、上部透明ガラス基板 (SUB2) の外側の表面に形成されている。

【0147】液晶層 (LCD) は、液晶分子の向きを設定する下部配向膜 (OR1) と上部配向膜 (OR2) との間でシールパターン (SLP) で仕切られた領域に封入される。

【0148】下部配向膜 (OR1) は、下部透明ガラス基板 (SUB1) 側の保護膜 (PSV) の上部に形成される。

【0149】本発明の実施の形態の液晶表示装置では、下部透明ガラス基板 (SUB1)、上部透明ガラス基板 (SUB2) を別個に種々の層を積み重ねて形成した後、シールパターン (SLP) を上部透明ガラス基板 (SUB2) 側に形成し、下部透明ガラス基板 (SUB1) と上部透明ガラス基板 (SUB2) とを重ね合わせ、シールパターン (SLP) の開口部 (INJ) から液晶 (LCD) を注入し、注入口 (INJ) をエポキシ樹脂などで封止し、上下基板を切断することによって組み立てられる。

【0150】《ゲート端子 (GTM) 部》図7は、表示マトリクス部 (AR) の走査信号線 (GL) からその外部接続端子であるゲート端子 (GTM) までの接続構造を示す図であり、図7 (A) は、平面図であり、図7 (B) は、図7 (A) に示すB-B切断線における断面図である。

【0151】なお、図7は、図5における下方付近に対応し、斜め配線の部分は便宜状一直線状で表した。

【0152】図7において、AOはホトレジスト直接描画の境界線、言い換えれば選択的陽極酸化のホトレジストパターンである。

【0153】従って、このホトレジストは陽極酸化後除去され、図7に示すパターン (AO) は完成品としては残らないが、ゲート配線 (GL) には断面図に示すように酸化膜 (AOF) が選択的に形成されるのでその軌跡が残ることになる。

【0154】図7 (A) の平面図において、ホトレジストの境界線 (AO) を基準にして左側はレジストで覆い陽極酸化をしない領域、右側はレジストから露出され陽極酸化される領域である。

【0155】陽極酸化されたアルミニウム (AL) 系の導電膜 (g1) は、表面にアルミニウム酸化膜 (A12O3) が形成され下方の導電部は体積が減少する。

【0156】勿論、陽極酸化はその導電部が残るように適切な時間、電圧などを設定して行われる。

【0157】図7において、アルミニウム (AL) 系の導電膜 (g1) は、判り易くするためハッチを施してあるが、陽極化成されない領域は樹状にパターニングされている。

【0158】これは、アルミニウム (A1) 系の導電膜の幅が広いと表面にホイスカが発生するので、1本1本の幅は狭くし、それらを複数本並列に束ねた構成とすることにより、ホイスカの発生を防ぎつつ、断線の確率や導電率の犠牲を最低限に押さえる狙いである。

【0159】ゲート端子 (GTM) は、アルミニウム (A1) 系の導電膜 (g1) と、更にその表面を保護し、かつ、TCP (Tape Carrier Package) との接続の信頼性を向上させるための透明導電膜 (g2) とで形成されている。

【0160】この透明導電膜 (g2) は、スパッタリングで形成された透明導電膜 (Indium-Tin-Oxide ITO: ネサ膜) からなり、1000~2000オングストロームの厚さに (本発明の実施の形態では、1400オングストローム程度の膜厚) 形成される。

【0161】また、アルミニウム (A1) 系の導電膜 (g1) 上、および、その側面部に形成された導電膜 (d1) は、導電膜 (g1) と透明導電膜 (g2) との接続不良を補うために、導電膜 (g1) と透明導電膜 (g2) との両方に接続性の良いクロム (Cr) 層 (d

1) を接続し、接続抵抗の低減を図るためのものであり、導電膜 (d 2) は導電膜 (d 1) と同一マスクで形成しているために残っているものである。

【0162】図7 (A) の平面図において、ゲート絶縁膜 (G I) は、その境界線 (AO) よりも右側に、保護膜 (PSV) は、その境界線 (AO) よりも左側に形成されており、左端に位置する端子部 (GTM) はそれから露出し外部回路との電気的接触ができるようになっている。

【0163】図7では、ゲート線 (GL) とゲート端子の一つの対のみが示されているが、実際はこのような対が上下に複数本並べられて、図5に示す端子群 (Tg) が構成され、ゲート端子の左端は、製造過程では、下部透明ガラス基板 (SUB1) の切断領域を越えて延長され配線 (SHg) (図示:せず) によって短絡される。

【0164】製造過程におけるこのような短絡線 (SHg) は、陽極化成時の絶電と、配向膜 (OR1) のラビング時等の静電破壊防止に役立つ。

【0165】《ドレイン端子 (DTM) 部》図8は、表示マトリクス部 (AR) の映像信号線 (DL) からその外部接続端子であるドレイン端子 (DTM) までの接続を示す図であり、図8 (A) はその平面図であり、図8 (B) は、図8 (A) に示すB-B切断線における断面図である。

【0166】なお、図8は、図5における右上付近に対応し、図面の向きは便宜上変えてあるが右端方向が下部透明ガラス基板 (SUB1) の上端部に該当する。

【0167】図8において、TSTDは検査端子であり、ここには外部回路は接続されないが、プローブ針等を接触できるよう配線部より幅が広げられている。

【0168】同様に、ドレイン端子 (DTM) も外部回路との接続ができるよう配線部より幅が広げられている。

【0169】ドレイン端子 (DTM) は複数本上下方向に並べられ、図5に示す端子群 (Td) (添字省略) を構成し、さらに、ドレイン端子 (DTM) は、下部透明ガラス基板 (SUB1) の切断線を越えて延長され、製造過程中は静電破壊防止のためその全てが互いに配線 (SHd) (図示:せず) によって短絡される。

【0170】検査端子 (TSTD) は、図8に示すように一本置きの映像信号線 (DL) に設けられる。

【0171】ドレイン接続端子 (DTM) は、透明導電膜 (g 2) の単層で形成されており、ゲート絶縁膜 (G I) を除去した部分で映像信号線 (DL) と接続されている。

【0172】ゲート絶縁膜 (G I) の端部上に形成された半導体層 (AS) は、ゲート絶縁膜 (G I) の縁をテーパ状にエッチングするためのものである。

【0173】ドレイン接続端子 (DTM) 上では、外部回路との接続を行うため保護膜 (PSV) は勿論のこと

取り除かれている。

【0174】表示マトリクス部 (AR) からドレイン端子部 (DTM) までの引出配線は、映像信号線 (DL) と同じレベルの導電膜 (d 1, d 2) が、保護膜 (PSV) の途中まで構成されており、保護膜 (PSV) の中に透明導電膜 (g 2) と接続されている。

【0175】これは、電触し易いアルミニウム (Al) 系の導電膜 (d 2) を保護膜 (PSV) やシールパッケージ (SLP) でできるだけ保護する狙いである。

【0176】《対向電極端子 (CTM)》図9は、対向電圧信号線 (CL) からその外部接続端子である対向電極端子 (CTM) までの接続を示す図であり、図9 (A) は、その平面図であり、図9 (B) は、図9 (A) に示すB-B切断線における断面図である。

【0177】なお、図9は、図5における左上付近に対応する。

【0178】各対向電圧信号線 (CL) は、共通バスライン (CB) で一纏めして対向電極端子 (CTM) に引き出されている。

【0179】共通バスライン (CB) は、導電膜 (g 1) の上に導電膜 (d 1) 、導電膜 (d 2) を積層した構造となっている。

【0180】これは、共通バスライン (CB) の抵抗を低減し、対向電圧が外部回路から各対向電圧信号線 (CL) に十分に供給されるようにするためである。

【0181】この構造によれば、特に新たに導電膜を付加することなく、共通バスライン (CB) の抵抗を下げられるのが特徴である。

【0182】共通バスライン (CB) の導電膜 (g 1) は、導電膜 (d 1) 、導電膜 (d 2) と電気的に接続されるように、陽極参加はされておらず、また、ゲート絶縁膜 (G I) からも露出している。

【0183】対向電極端子 (CTM) は、導電膜 (g 1) の上に透明導電膜 (g 2) が積層された構造になっている。

【0184】このように、その表面を保護し、また、電食等を防ぐために耐久性のよい透明導電膜 (g 2) で、導電膜 (g 1) を覆っている。

【0185】《表示装置全体等価回路》図10は、表示マトリクス部 (AR) の等価回路とその周辺回路の結線図を示す図である。

【0186】なお、図10は、回路図ではあるが、実際の幾何学的配置に対応して描かれている。

【0187】図10において、ARは、複数の画素を二次元状に配列した表示マトリクス部 (マトリクス・アレイ) を示している。

【0188】図10中、SLは画素電極であり、添字G, BおよびRがそれぞれ緑、青および赤画素に対応して付加されている。

【0189】走査信号線 (GL) のy0, y1, …, y

endは走査タイミングの順序を示している。

【0190】走査信号線（G L）は垂直走査回路（V）に接続されており、映像信号線（D L）は映像信号駆動回路（H）に接続されている。

【0191】回路（S L P）は、1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト（上位演算処理装置）からのC R T（陰極線管）用の情報を（TFT）液晶表示装置用の情報に交換する回路を含む回路である。

【0192】《駆動方法》図11は、本発明の実施の形態の液晶表示装置における駆動時の駆動波形を示す図であり、図11（a）、図11（b）は、それぞれ、（i）番目、（j）番目の走査信号線（G L）に印加されるゲート電圧（走査信号電圧）（V G）を示している。

【0193】また、図11（c）は、映像信号線（D L）に印加される映像信号電圧（V D）を示し、図11（d）は、対向電極（C L'）に印加される対向電圧（V c o m）を示している。

【0194】さらに、図11（e）は、（i）行、（j）列の画素における画素電極（S L）に印加される画素電極電圧（V s）を示し、図11（f）は、（i）行、（j）列の画素の液晶層（L C D）に印加される電圧（V L C）を示している。

【0195】本発明の実施の形態の液晶表示装置の駆動方法においては、図11（d）に示すように、対向電極（C L'）に印加する対向電圧（V c o m）を、V C HとV C Lの2値の交流矩型波にし、それに同期させてゲート電極（G T）に印加するゲート電圧（V G）の非選択電圧を1走査期間ごとに、V G HとV G L Lの2値で変化させる。

【0196】この場合に、対向電圧（V c o m）の振幅値と、ゲート電圧（V G）の非選択電圧の振幅値とは同一にする。

【0197】映像信号線（D L）に印加される映像信号電圧（V D）は、液晶層（L C D）に印加したい電圧から、対向電圧（V C）の振幅の1/2を差し引いた電圧（V S I G）である。

【0198】対向電極（C L'）に印加する対向電圧（V c o m）は直流でもよいが、交流化することで映像信号電圧（V D）の最大振幅を低減でき、映像信号駆動回路（信号側ドライバ）に耐圧の低いものを用いることが可能になる。

【0199】《蓄積容量（C s t g）の働き》蓄積容量（C s t g）は、画素に書き込まれた（薄膜トランジスタ（TFT）がオフした後の）映像情報を、長く蓄積するために設ける。

【0200】本発明の実施の形態のように、電界を基板面と平行に印加する方式では、電界を基板面に垂直に印加する方式と異なり、画素電極（S L）と対向電極（C

L'）とで構成される容量（いわゆる液晶容量（C p i x））がほとんど無いため、蓄積容量（C s t g）がないと映像情報を画素に蓄積することができない。

【0201】したがって、電界を基板面と平行に印加する方式では、蓄積容量（C s t g）は必須の構成要素である。

【0202】また、蓄積容量（C s t g）は、薄膜トランジスタ（TFT）がスイッチングするとき、画素電極電位（V s）に対するゲート電位変化（ $\Delta V G$ ）の影響を低減するようにも働く。

【0203】この様子を式で表すと、次のようになる。

【0204】

【数1】 $\Delta V s = \{C g s / (C g s + C s t g + C p i x)\} \times \Delta V G$

ここで、C g sは薄膜トランジスタ（TFT）のゲート電極（G T）とソース電極（S D 1）との間に形成される寄生容量、C p i xは画素電極（S L）と対向電極（C L'）との間に形成される容量、 $\Delta V s$ は $\Delta V G$ による画素電極電位の変化分いわゆるフィードスルー電圧を表わす。

【0205】この変化分（ $\Delta V s$ ）は、液晶層（L C D）に加わる直流成分の原因となるが、保持容量（C s t g）を大きくすればする程、その値を小さくすることができる。

【0206】液晶層（L C D）に印加される直流成分の低減は、液晶層（L C D）の寿命を向上し、液晶表示画面の切り替え時に前の画像が残るいわゆる焼き付きを低減することができる。

【0207】前述したように、ゲート電極（G T）は、i型半導体層（A S）を完全に覆うよう大きくされている分、ソース電極（S D 1）、ドレイン電極（S D 2）とのオーバラップ面積が増え、従って寄生容量（C g s）が大きくなり、画素電極電位（V s）は、ゲート電圧（走査信号電圧）（V G）の影響を受け易くなるという逆効果が生じる。

【0208】しかし、蓄積容量（C s t g）を設けることによりこのデメリットも解消することができる。

【0209】《製造方法》つぎに、前記した液晶表示装置の下部透明ガラス基板（S U B 1）側の製造方法について図12～図14を参照して説明する。

【0210】なお、図12～図14において、中央の文字は工程名の略称であり、左側は図3に示す薄膜トランジスタ（TFT）部分、右側は図7に示すゲート端子付近の断面形状でみた加工の流れを示す。

【0211】工程B、工程Dを除き、工程A～工程Iは各写真処理に対応して分けたもので、各工程のいずれの断面図も写真処理後の加工が終わりフォトレジストを除去した段階を示している。

【0212】なお、以下の説明においては、写真処理とは、フォトレジストの塗布からマスクを使用した選択露

光を経てそれを現像するまでの一連の作業を示すものとし、繰返しの説明は避ける。

【0213】以下に分けた工程に従って、説明する。

【0214】(工程A、図12)ガラスからなる下部透明ガラス基板(SUB1)上に、膜厚が3000オングストロームのアルミニウム(A1)－パラジウム(Pd)、アルミニウム(A1)－シリコン(Si)、アルミニウム(A1)－タンタル(Ta)、アルミニウム(A1)－チタン(Ti)－タンタル(Ta)等からなる導電膜(g1)をスパッタリングにより形成する。

【0215】写真処理後、リン酸と硝酸と冰酢酸と水との混酸液で導電膜(g1)を選択的にエッチングする。

【0216】それによって、ゲート電極(GT)、走査信号線(GL)、対向電極(CL')、対向電圧信号線(CL)、電極(PL1)、ゲート端子(GTM)、共通バスライン(CB)の第1導電膜、対向電極端子(CTM)の第1導電膜、ゲート端子(GTM)を接続する陽極酸化バスライン(SHg)(図示せず)および陽極酸化バスライン(SHg)に接続された陽極酸化パッド(図示せず)を形成する。

【0217】(工程B、図12)直接描画による陽極酸化マスク(AO)の形成後、3%酒石酸をアンモニアによりPH6.25±0.05に調整した溶液をエチレングリコール液で1:9に稀釀した液からなる陽極酸化液中に下部透明ガラス基板(SUB1)を浸漬し、化成電流密度が0.5mA/cm²になるように調整する(定電流化成)。

【0218】次に、所定膜厚のアルミニウム酸化膜(AOF)が得られるのに必要な化成電圧125Vに達するまで陽極酸化を行う。

【0219】その後、この状態で数10分保持することが望ましい(定電圧化成)。

【0220】これは均一なアルミニウム酸化膜(AOF)を得る上で大事なことである。

【0221】それによって、導電膜(g1)が陽極酸化され、ゲート電極(GT)、走査信号線(GL)、対向電極(CL')、対向電圧信号線(CL)および電極(PL1)上に膜厚が1800オングストロームの陽極酸化膜(AOF)が形成される。

【0222】(工程C、図12)膜厚が1400オングストロームのITO膜からなる透明導電膜(g2)をスパッタリングにより形成する。

【0223】写真処理後、エッチング液として、塩酸と硝酸との混酸液で透明導電膜(g2)を選択的にエッチングすることにより、ゲート端子(GTM)の最上層、ドレイン端子(DTM)および対向電極端子(CTM)の第2導電膜を形成する。

【0224】(工程D、図13)プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が2200オングストロームの窒化シリコン膜(Si

N_x)を設け、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が2000オングストロームのi型非晶質シリコン(Si)膜を設けたのち、プラズマCVD装置に水素ガス、ホスフィンガスを導入して、膜厚が300オングストロームのN(+)型非晶質シリコン(Si)膜を設ける。

【0225】(工程E、図13)写真処理後、ドライエッティングガスとして四塩化炭素(CC14)、六弗化硫黄(SF6)を使用してN(+)型非晶質シリコン(Si)膜、i型非晶質シリコン(Si)膜を選択的にエッティングすることにより、i型半導体層(AS)の島を形成する。

【0226】(工程F、図13)写真処理後、ドライエッティングガスとして六弗化硫黄(SF6)を使用して、窒化シリコン膜を選択的にエッティングする。

【0227】(工程G、図14)膜厚が600オングストロームのクロム(Cr)からなる導電膜(d1)をスパッタリングにより設け、さらに膜厚が4000オングストロームのアルミニウム(A1)－タンタル(Ta)、アルミニウム(A1)－チタン(Ti)－タンタル(Ta)等からなる導電膜(d2)をスパッタリングにより設ける。

【0228】写真処理後、導電膜(d2)を、リン酸と硝酸と冰酢酸と水とからなる混酸液でエッチングし、導電膜(d1)を硝酸第2セリウムアンモン液でエッチングし、映像信号線(DL)、ソース電極(SD1)、ドレイン電極(SD2)、画素電極(SL)、電極(PL2)、共通バスライン(CB)の第2導電膜、第3導電膜およびドレイン端子(DTM)を短絡するバスライン(SHd)(図示せず)を形成する。

【0229】なお、本発明の実施の形態で用いているレジスト材は、東京応化製半導体用レジストOFPR800(商品名)を用いた。

【0230】つぎに、ドライエッティング装置に四塩化炭素(CC14)、六弗化硫黄(SF6)を導入して、N(+)型非晶質シリコン(Si)膜をエッティングすることにより、ソースとドレイン間のN(+)型半導体層(d0)を選択的に除去する。

【0231】(工程H、図14)プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が1μmの窒化シリコン膜を設ける。

【0232】写真処理後、ドライエッティングガスとして六弗化硫黄(SF6)を使用した写真蝕刻技術で窒化シリコン膜を選択的にエッティングすることによって、保護膜(PSV)を形成する。

【0233】《表示パネル(PNL)と駆動回路基板PCB1》図15は、図5等に示す表示パネル(PNL)に映像信号駆動回路(H)と垂直走査回路(V)を接続した状態を示す平面図である。

【0234】図15において、CH1は表示パネル(P

N L) を駆動させる駆動 I C チップであり、図 15 に示す下側の 5 個は走査回路側の駆動 I C チップ、左の 10 個は映像信号駆動回路側の駆動 I C チップである。

【0235】TCP は図 16、図 17 で後述するように駆動用 I C チップ (CH1) がテープ・オートメイティド・ボンディング法 (TAB) により実装されたテープキャリアパッケージ、PCB1 は前記テープキャリアパッケージ (TCP) やコンデンサ等が実装された駆動回路基板で、映像信号駆動回路用と走査信号駆動回路用の 2 つに分割されている。

【0236】FCP はフレームグランドパッドであり、シールドケース (SHD) に切り込んで設けられたバネ状の破片が半田付けされる。

【0237】FC は下側の駆動回路基板 (PCB1) と左側の駆動回路基板 (PCB1) を電気的に接続するフラットケーブルである。

【0238】フラットケーブル (FC) としては、複数のリード線 (りん青銅の素材にスズ (Sn) 鎌金を施したもの) をストライプ状のポリエチレン層とポリビニルアルコール層とでサンドイッチして支持したものを使用する。

【0239】《TCP の接続構造》図 16 は、走査信号駆動回路 (V) や映像信号駆動回路 (H) を構成する、集積回路チップ (CH1) がフレキシブル配線基板に搭載されたテープキャリアパッケージ (TCP) の断面構造を示す断面図であり、図 17 は、それを液晶表示パネル (PNL) に接続した状態 (図 16 では、走査信号回路用端子 (GTM) に接続した状態) を示す要部断面図である。

【0240】図 16 において、TTB は集積回路 (CH1) の入力端子・配線部であり、TTM は集積回路 (CH1) の出力端子・配線部であり、端子 (TTB, TTM) は、例えば、銅 (Cu) から成り、それぞれの内側の先端部 (通称インナーリード) には、集積回路 (CH1) のボンディングパッド (PAD) がいわゆるフェースダウンボンディング法により接続される。

【0241】端子 (TTB, TTM) の外側の先端部 (通称アウターリード) には、それぞれ半導体集積回路チップ (CH1) の入力及び出力に対応し、半田付け等により CRT, TFT 変換回路・電源回路 (SUP)、あるいは、異方性導電膜 (ACF) によって液晶表示パネル (PNL) が接続される。

【0242】パッケージ (TCP) は、その先端部が、パネル (PNL) 側の接続端子 (GTM) が露出される保護膜 (PSV) を覆うようにパネルに接続されており、従って、外部接続端子 (GTM) (または DTM) は、保護膜 (PSV) がパッケージ (TCP) の少なくとも一方で覆われるので電触に対して強くなる。

【0243】BFI はポリイミド等からなるベースフィルムであり、SRS は半田付けの際半田が余計なところ

へつかないようにマスクするためのソルダレジスト膜である。

【0244】シールパターン (SLP) の外側の上下ガラス基板の隙間は洗浄後エポキシ樹脂 (ESL) 等により保護され、パッケージ (TCP) と上部基板 (SUB2) の間には更にシリコーン樹脂 (SPX) が充填され保護が多重化されている。

【0245】《駆動回路基板 (PCB2)》駆動回路基板 (PCB2) は、IC、コンデンサ、抵抗等の電子部品が搭載されている。

【0246】この駆動回路基板 (PCB2) には、1 つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路や、ホスト (上位演算処理装置) からの CRT (陰極線管) 用の情報を (TFT) 液晶表示装置用の情報に変換する回路を含む回路 (SUP) が搭載されている。

【0247】CJ は外部と接続される図示しないコネクタが接続されるコネクタ接続部である。

【0248】駆動回路基板 (PCB1) と駆動回路基板 (PCB2) とはフラットケーブル (FC) により電気的に接続されている。

【0249】《液晶表示モジュール (MDL) の全体構成》図 18 は、液晶表示モジュール (MDL) の各構成部品を示す分解斜視図である。

【0250】SHD は金属板から成る枠状のシールドケース (メタルフレーム)、LCW その表示窓、PNL は液晶表示パネル、SPB は光拡散板、LCB は導光体、RM は反射板、BL はバックライト蛍光管、LCA はバックライトケースであり、図に示すような上下の配置関係で各部材が積み重ねられてモジュール MDL が組み立てられる。

【0251】モジュール (MDL) は、シールドケース (SHD) に設けられた爪とフックによって全体が固定されるようになっている。

【0252】バックライトケース (LCA) は、バックライト蛍光管 (BL)、光拡散板 (SPB)、導光体 (LCB)、反射板 (RM) を収納する形状になっており、導光体 (LCB) の側面に配置されたバックライト蛍光管 (BL) の光を、導光体 (LCB)、反射板 (RM)、光拡散板 (SPB) により表示面で一様なバックライトにし、液晶表示パネル (PNL) 側に出射する。

【0253】バックライト蛍光管 (BL) にはインバータ回路基板 (PCB3) が接続されており、バックライト蛍光管 (BL) の電源となっている。

【0254】《液晶層および偏向板》次に、液晶層、配向膜、偏光板等について説明する。

【0255】《液晶層》液晶層 (LCD) の液晶材料としては、誘電率異方性 ($\Delta \epsilon$) が正で、その値が 1.3. 2、屈折率異方性 (Δn) が 0.081 (589 nm, 20°C) のネマティック液晶を用いる。

【0256】液晶層の厚み（ギャップ）は、3.9 μm とし、リタデーション（ $\Delta n \cdot d$ ）は0.316とする。

【0257】このリタデーション（ $\Delta n \cdot d$ ）の値は、バックライト光の波長特性のほぼ平均の波長の1/2となる様に設定され、バックライト光の波長特性との組み合わせにより、液晶層の透過光が色調が白色（C光源、色度座標x=0.3101、y=0.3163）となる様に設定する。

【0258】偏光板の偏光透過軸と液晶分子の長軸方向のなす角が45°になるとき最大透過率を得ることができ、可視光の範囲ないで波長依存性がほとんどない透過光を得ることができる。

【0259】なお、液晶層の厚み（ギャップ）は、ポリマービーズで制御している。

【0260】また、誘電率異方性（ $\Delta \epsilon$ ）は、その値が大きいほうが、駆動電圧が低減でき、さらに、屈折率異方性（ Δn ）は小さいほうが、液晶層の厚み（ギャップ）を厚くでき、液晶の封入時間が短縮され、かつギャップばらつきを少なくすることができる。

【0261】《配向膜》配向膜（OR）としては、ポリイミドを用いる。

【0262】配向膜の配向（ラビング）方向、即ち、液晶層（LCD）の初期配向方向（RD）は、図1に示すように、上下基板で互いに平行、かつ、映像信号配線（DL）と平行（あるいは走査信号線（GL）に垂直）とする。

【0263】《偏光板》図19は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板（POL1、POL2）の偏光透過軸（OD1、OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【0264】図19に示すように、下側の偏光板（POL1）の偏光透過軸（OD1）と、上側の偏光板（POL2）の偏光透過軸（OD2）とは互いに直交し、また、偏光透過軸（OD1）と偏光透過軸（OD2）とのいずれか一方は、液晶層（LCD）の初期配向方向（RD）と同一方向にされている。

【0265】これにより、本発明の実施の形態では、画素に印加される電圧（画素電極SLと対向電極CL'の間の電圧）を増加させるに伴い、透過率が上昇するノーマリクローズ特性を得ることができる。

【0266】なお、画素に印加される電圧を増加させるに伴い、透過率が減少するノーマリホワイト特性を得るために、下側の偏光板（POL1）の偏光透過軸（OD1）と、上側の偏光板（POL2）の偏光透過軸（OD2）とを、液晶層（LCD）の初期配向方向（RD）と同一方向にすればよい。

【0267】図1に示すように、本発明の実施の形態では、画素電極（SL）および対向電極（CL'）の対向面（互いに対向電極（CL'）あるいは画素電極（S

L）と対向する面）を傾斜させ、画素電極（SL）および対向電極（CL'）の対向面が、液晶層（LCD）の初期配向方向（RD）に対して、反時計方向に θ （あるいは時計方向に $-\theta$ ）の傾斜角を持つようとする。

【0268】これにより、液晶層（LCD）の液晶分子（LC）の初期配向方向（RD）と印加電界方向（ED）とのなす角度を90° $- \theta$ とし、1画素内の液晶駆動領域（対向電極（CL'）と画素電極（SL）との間の領域）での液晶分子（LC）駆動方向を図19（d）のように規定する。

【0269】なお、傾斜角 θ は、10°ないし20°が最適である。

【0270】本発明の実施の形態の液晶表示装置では、画素電極（SL）と対向電極（CL'）との間で基板面にほぼ平行に電界（ED）を印加し、ねじれのないホモジニアス配向された液晶層（LCD）の複屈折性を利用して表示する。

【0271】液晶分子（LC）は基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

【0272】また、本発明の実施の形態では、液晶分子の駆動方向を液晶駆動領域内で揃えることにより、駆動電圧を低減し、応答速度を早くすることができる。

【0273】図20ないし図22は、図1に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0274】本発明の実施の形態では、図20ないし図22に示す配置例のように、その対向面が、液晶層（LCD）の初期配向方向（RD）に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極（CL'）および画素電極（SL）を有する画素を組み合わせて、マトリクス状に配置することにより、画素間で液晶分子（LC）の駆動方向を異ならせることができる。

【0275】これにより、本発明の実施の形態では、ホモジニアス配向された液晶層（LCD）における統一された駆動方向に起因する白色色調の視角による不均一性を補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0276】図20に示す配置例は、映像信号線（DL）に平行する各画素において、液晶層（LCD）の初期配向方向（RD）に対する、対向電極（CL'）および画素電極（SL）の対向面の傾斜角が互いに等しくなるように、その対向面が、液晶層（LCD）の初期配向方向（RD）に対して、同じ傾斜角（ θ あるいは $-\theta$ ）を持つ対向電極（CL'）および画素電極（SL）を有する画素を、映像信号線（DL）に平行な方向に配置し、また、その対向面が、液晶層（LCD）の初期配向方向（RD）に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極（CL'）および画素電極（SL）を有する画

素を、走査信号線 (GL) に平行な方向に交互に配置した配置例である。

【0277】また、図21に示す配置例は、その対向面が、液晶層 (LCD) の初期配向方向 (RD) に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極 (CL') および画素電極 (SL) を有する画素を、映像信号線 (DL) に平行な方向に交互に配置し、さらに、走査信号線 (GL) に平行する各画素において、液晶層 (LCD) の初期配向方向 (RD) に対する、対向電極 (CL') および画素電極 (SL) の対向面の傾斜角が互いに等しくなるように、その対向面が、液晶層 (LCD) の初期配向方向 (RD) に対して、同じ傾斜角 (θ あるいは $-\theta$) を持つ対向電極 (CL') および画素電極 (SL) を有する画素を、走査信号線 (GL) に平行な方向に配置した配置例である。

【0278】さらに、図22に示す配置例は、その対向面が、液晶層 (LCD) の初期配向方向 (RD) に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極 (CL') および画素電極 (SL) を有する画素を、映像信号線 (DL) および走査信号線 (GL) に平行な方向に交互に配置した配置例である。

【0279】図20ないし図22に示す配置例において、液晶層 (LCD) の液晶分子 (LC) の駆動方向は、いずれも2方向となるが、図22に示す配置例では、隣接する各画素において、液晶分子 (LC) の駆動方向が異なるため、白色色調の視角による不均一性に対する補償効果をさらに向上させることができる。

【0280】本発明の実施の形態では、図23で定義する視角において、全方位に渡り θ が50度までの範囲では完全に白色色調が均一化でき、視角方向に対する均一性を向上できる。

【0281】また、非階調反転領域は、特性が平均化されて、全方位で非階調反転領域が平均化され、特定の方位で、特性が落ちるという問題が解決される。

【0282】これは、コントラスト比の視角依存性についても同様である。

【0283】以上、説明したように、本発明の実施の形態では、色調、階調反転、コントラスト比の視角方向に対する均一性を向上でき、ブラウン管により近い広視野角の液晶表示装置を得ることができる。

【0284】〔発明の実施の形態2〕図24は、本発明の他の発明の実施の形態（発明の実施の形態2）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0285】図25は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板 (POL1, POL2) の偏光透過軸 (OD1, OD2) 方向、および、液晶分子 (LC) の駆動方向を示す図である。

【0286】なお、本発明の実施の形態は、画素電極 (SL) および対向電極 (CL') の形状が前記発明の

実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0287】本発明の実施の形態では、図24に示すように、画素電極 (SL) は、対向面（対向電極 (CL') と対向する面）が斜め下方向に延びる略三角形状、また、対向電極 (CL') は、対向電圧信号線 (CL) から上方向に突起した、対向面（画素電極 (SL) と対向する面）が斜め上方向に延びる櫛歯形状をしており、画素電極 (SL) と対向電極 (CL') の間の領域は1画素内で2分割されている。

【0288】本発明の実施の形態では、配向膜の配向（ラビング）方向、即ち、液晶層 (LCD) の初期配向方向 (RD) は、図24に示すように、上下基板で互いに平行、かつ、映像信号線 (DL) と平行（あるいは走査信号線 (GL) に垂直）とする。

【0289】また、図24に示すように、本発明の実施の形態では、画素電極 (SL) および対向電極 (CL') の対向面（互いに対向電極 (CL') あるいは画素電極 (SL) と対向する面）を傾斜させ、画素電極 (SL) および対向電極 (CL') の対向面が、液晶層 (LCD) の初期配向方向 (RD) に対して、反時計方向に θ 、 $-\theta$ （あるいは時計方向に $-\theta$ 、 θ ）の傾斜角を持つようにする。

【0290】これにより、液晶層 (LCD) の液晶分子 (LC) の初期配向方向 (RD) と印加電界方向 (ED) とのなす角度を $90^\circ - \theta$ 、 $90^\circ + \theta$ とし、1画素内の液晶駆動領域（対向電極 (CL') と画素電極 (SL) の間の領域）での液晶分子 (LC) 駆動方向を図25 (d) のように規定する。

【0291】したがって、本発明の実施の形態では、液晶分子 (LC) の駆動方向を、1画素内で2方向とすることができる。

【0292】本発明の実施の形態の液晶表示装置においても、画素電極 (SL) と対向電極 (CL') の間で基板面にほぼ平行に電界 (ED) を印加し、ねじれのないモジニアス配向された液晶層 (LCD) の複屈折性を利用して表示する。

【0293】液晶分子 (LC) は、基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

【0294】また、液晶分子 (LC) の駆動方向を液晶駆動領域内で揃えることにより、駆動電圧を低減し、応答速度を早くすることができる。

【0295】なお、この時、傾斜度 θ は $10\sim20^\circ$ が最適である。

【0296】本発明の実施の形態では、1画素内の液晶駆動領域毎に液晶分子 (LC) の駆動方向を異ならせることができ、モジニアス配向された液晶層 (LCD)

における統一された駆動方向に起因する白色色調の視角による不均一性を1画素内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0297】図26、図27は、図24に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0298】図26に示す配置例は、図24に示す画素をマトリクス状に配置した配置例であり、また、図27に示す配置例は、映像信号線(DL)に平行な方向で、図24に示す画素、および、図24に示す画素と対向電極(CL')と画素電極(SL)の形状が対称である画素を交互に並べてマトリクス状に配置した配置例である。

【0299】図26、図27に示す配置例において、液晶層(LCD)の液晶分子(LC)の駆動方向は、いずれも2方向となるが、図27に示す配置例では、隣接する各画素において、液晶分子(LC)の駆動方向が異なるため、白色色調の視角による不均一性に対する補償効果をさらに向上させることができる。

【0300】〔発明の実施の形態3〕図28は、本発明の他の発明の実施の形態(発明の実施の形態3)であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0301】図29は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板(POL1, POL2)の偏光透過軸(OD1, OD2)方向、および、液晶分子(LC)の駆動方向を示す図である。

【0302】なお、本発明の実施の形態は、画素電極(SL)および対向電極(CL')の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0303】本発明の実施の形態においては、図28に示すように、画素電極(SL)は、画素の表示領域内(遮光膜(BM)の開口領域)の部分が傾斜部とされた上開きのコの字型、また、対向電極(CL')は対向電圧信号線(CL)から「」方向に突起した櫛歯形状をしており、画素電極(SL)と対向電極(CL')の間の領域は1画素内で4分割されている。

【0304】本発明の実施の形態では、配向膜の配向(ラビング)方向、即ち、液晶層(LCD)の初期配向方向(RD)は、図28に示すように、上下基板で互いに平行、かつ、映像信号線(DL)と平行(あるいは走査信号線(GL)と垂直)とする。

【0305】また、対向電極(CL')を、液晶層(LCD)の初期配向方向(RD)と平行にし、画素電極(SL)を傾斜させ、画素電極(SL)が、液晶層(LCD)の初期配向方向(RD)に対して、反時計方向に θ 、 $-\theta$ の傾斜角を持つようにする。

【0306】これにより、液晶層(LCD)の液晶分子(LC)の初期配向方向(RD)と印加電界方向(ED)とのなす角度を $90^\circ - \theta$ 、 $90^\circ + \theta$ とし、1画

素内の液晶駆動領域(対向電極(CL')と画素電極(SL)との間の領域)で液晶分子(LC)駆動方向を、図29(b)のように規定する。

【0307】したがって、本発明の実施の形態においても、液晶分子(LC)の駆動方向を、1画素内で2方向とすることができます。

【0308】本発明の実施の形態の液晶表示装置においても、画素電極(SL)と対向電極(CL')との間で基板面にはほぼ平行に電界(ED)が印加され、ねじれのないホモジニアス配向された液晶層(LCD)の複屈折性を利用して表示する。

【0309】液晶分子(LC)は基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

【0310】また、液晶分子(LC)の駆動方向を液晶駆動領域内で揃えることにより、駆動電圧を低減し、応答速度を早くすることができます。

【0311】なお、この時、角度 θ は $10\sim20^\circ$ が最適である。

【0312】本発明の実施の形態では、1画素内の液晶駆動領域で、液晶分子(LC)の駆動方向を異ならせることが可能、ホモジニアス配向された液晶層(LCD)における統一された駆動方向に起因する白色色調の視角による不均一性を1画素内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0313】図30、図31は、図28に示す画素および類似の画素を、マトリクス状に配置する配置例を示す図である。

【0314】図30に示す配置例は、図28に示す画素をマトリクス状に配置した配置例であり、また、図31に示す配置例は、映像信号線(DL)に平行な方向で、図28に示す画素、および、図28に示す画素と映像信号線(DL)方向で対称である画素を、対向電圧信号線(CL)を2画素で共有しながら交互に並べてマトリクス状に配置した配置例である。

【0315】図30、図31に示す配置例において、液晶層(LCD)の液晶分子(LC)の駆動方向は、いずれも2方向となるが、図31に示す配置例では、隣接する各画素において、液晶分子(LC)の駆動方向が異なるため、白色色調の視角による不均一性に対する補償効果をさらに向上させることができる。

【0316】また、前記発明の実施の形態1、発明の実施の形態2よりも、1画素あたりの表示面積を大きくすることができ、高輝度、低消費電力の表示が可能となる。

【0317】〔発明の実施の形態4〕図32は、本発明の他の発明の実施の形態(発明の実施の形態4)であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0318】図33は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【0319】なお、本発明の実施の形態は、画素電極（SL）および対向電極（CL'）の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0320】本発明の実施の形態では、図32に示すように、画素電極（SL）は下方向に延びる直線形状、対向電極（CL'）は対向電圧信号線（CL）から上方向に突起した、画素の表示領域内の部分が上方向に延びる櫛歯形状をしており、画素電極（SL）と対向電極（CL'）の間の領域は1画素内で2分割されている。

【0321】また、本発明の実施の形態においては、図32中のA部に示すように、対向電極（CL'）における画素の表示領域外の部分の、画素電極（SL）と対向する側が、テープ状に形成される。

【0322】これにより、画素の表示領域外の部分で、対向電極（CL'）と画素電極（SL）とが、保護膜（PSV）を介して、反時計方向に θ 、 $-\theta$ の角度をもって交差している。

【0323】この交差部は、対向電極（CL'）および画素電極（SL）との電極間距離が最も短く、最も強い電界が加わるために、液晶層（LCD）に電界（ED）が印加されると、この交差部の液晶層（LCD）の液晶分子（LC）が遅早く駆動し始める。

【0324】これにより、画素の表示領域における対向電極（CL'）と画素電極（SL）との間の液晶駆動領域内の液晶分子（LC）は、交差部の液晶分子（LC）の初期駆動方向の影響を受け、交差部の液晶分子（LC）と同じ方向に駆動される。

【0325】このように、本発明の実施の形態では、前記交差部により、液晶層（LCD）の液晶分子（LC）の初期駆動方向を規定する。

【0326】即ち、本発明の実施の形態では、対向電極（CL'）と画素電極（SL）との交差角度を反時計方向に θ 、 $-\theta$ とし、対向電極（CL'）と画素電極（SL）との間での液晶分子（LC）の駆動方向を図33（b）のように規定する。

【0327】したがって、本発明の実施の形態においても、液晶分子（LC）の駆動方向を、1画素内で2方向とすることができます。

【0328】なお、角度 θ は、 0° を越え 90° 未満であればよいが、 30° ～ 60° が最適である。

【0329】また、本発明の実施の形態では、配向膜の配向（ラビング）方向、即ち、液晶層（LCD）の初期配向方向（RI）は、図32に示すように、上下基板で互いに平行、かつ、映像信号線（DL）と平行（あるいは走査信号線（GL）と垂直）とする。

【0330】本発明の実施の形態の液晶表示装置においても、画素電極（SL）と対向電極（CL'）の間で基板面にほぼ平行に電界（ED）を印加し、ねじれのないホモジニアス配向された液晶層（LCD）の複屈折性を利用して表示する。

【0331】液晶層（LCD）の液晶分子（LC）は基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

【0332】また、液晶分子（LC）の初期駆動方向を規定し、液晶駆動方向を揃えることにより、駆動電圧を低減し、応答速度を早くすることができる。

【0333】また、本発明の実施の形態では、1画素内の液晶駆動領域毎に液晶分子（LC）の駆動方向を異ならせることができ、ホモジニアス配向された液晶層（LCD）における統一された駆動方向に起因する白色色調の視角による不均一性を1画素内で補償補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0334】図34、図35は、図32に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0335】図34に示す配置例は、図32の画素をマトリクス状に配置した配置例であり、また、図35に示す配置例は、映像信号線（DL）に平行な方向で図32に示す画素、および、図32に示す画素とは映像信号線（DL）方向で対称である画素を、対向電圧信号線（CL）を2画素で共有しながら交互に並べてマトリクス状に配置した配置例である。

【0336】図34、図35に示す配置例において、液晶層（LCD）の液晶分子（LC）の駆動方向は、いずれも2方向となるが、図35に示す配置例では、隣接する各画素において、液晶分子（LC）の駆動方向が異なるため、白色色調の視角による不均一性に対する補償効果をさらに向上させることができる。

【0337】また、本発明の実施の形態では、画素電極（SL）および対向電極（CL'）が、配向膜のラビング方向と平行に形成されるため、配向膜をラビング処理する際に、画素の表示領域内の電極脇の部分にバフ布の毛がスムーズに当てることが可能となるので、電極の端面付近でのラビング処理が円滑かつ確実に行われるので、電極脇の部分の液晶層の液晶分子の配向を良好にすることが可能となる。

【0338】【発明の実施の形態5】図36は、本発明の他の発明の実施の形態（発明の実施の形態5）であるアクティブラピング方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0339】図37は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板（POL1, POL2

2) の偏光透過軸 (OD1, OD2) 方向、および、液晶分子 (LC) の駆動方向を示す図である。

【0340】なお、本発明の実施の形態は、画素電極 (SL) および対向電極 (CL') の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0341】本発明の実施の形態では、図36に示すように、画素電極 (SL) は、画素の表示領域内の部分が下方向に延びる直線形状、対向電極 (CL') は対向電圧信号線 (CL) から上方向に突起した櫛歯形状をしており、画素電極 (SL) と対向電極 (CL') の間の領域は1画素内で2分割されている。

【0342】また、本発明の実施の形態では、図36中のA部に示すように、画素電極 (SL) の下側で対向電圧信号線 (CL) に近接する部分が台形形状に形成され、画素の表示領域外の部分で、対向電極 (CL') と画素電極 (SL) とが、保護膜 (PSV) を介して、反時計方向に θ 、 $-\theta$ の角度をもって交差されている。

【0343】本発明の実施の形態においても、前記交差部により、液晶層 (LCD) の液晶分子 (LC) の初期駆動方向を図37 (b) のように規定する。

【0344】即ち、前記発明の実施の形態4では、直線形状の画素電極 (SL) と角度を持った対向電極 (CL') で液晶分子 (LC) の初期駆動方向を規定し表示を行っているのに対し、本発明の実施の形態では、直線形状の対向電極 (CL') と角度を持った画素電極 (SL) で、液晶層 (LCD) の液晶分子 (LC) の初期駆動方向を規定し、表示を行っている。

【0345】したがって、本発明の実施の形態においても、液晶分子 (LC) の駆動方向を、1画素内で2方向とすることができる。

【0346】なお、角度 θ は、 0° を越え 90° 未満であればよいが、 30° ~ 60° が最適である。

【0347】また、本発明の実施の形態では、配向膜の配向 (ラビング) 方向、即ち、液晶層 (LCD) の初期配向方向 (RD) は、図36に示すように、上下基板で互いに平行、かつ、映像信号線 (DL) と平行 (あるいは走査信号線 (GL) と垂直) とする。

【0348】図38、図39は、図36に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0349】本発明の実施の形態においても、前記発明の実施の形態3と同様に、ホモジニアス配向された液晶層 (LCD) における統一された駆動方向に起因する白色色調の視角による不均一性を1画素内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0350】また、本発明の実施の形態においても、配向膜をラビング処理する際に、画素の表示領域内の電極の端面付近でのラビング処理が円滑かつ確実に行われる

ので、電極脇の部分の液晶層の液晶分子の配向を良好にすることが可能となる。

【0351】【発明の実施の形態6】図40は、本発明の他の発明の実施の形態 (発明の実施の形態6) であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0352】図41は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板 (POL1, POL2) の偏光透過軸 (OD1, OD2) 方向、および、液晶分子 (LC) の駆動方向を示す図である。

【0353】なお、本発明の実施の形態は、画素電極 (SL) および対向電極 (CL') の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0354】本発明の実施の形態においては、図40に示すように、画素電極 (SL) は、下開きのコの字型、また、対向電極 (CL') は対向電圧信号線 (CL) から上方向に突起した櫛歯形状をしており、画素電極 (SL) と対向電極 (CL') の間の領域は1画素内で4分割されている。

【0355】また、本発明の実施の形態では、図40中のA部に示すように、画素電極 (SL) は、対向電極 (CL') に近接する部分がテープ形状にされ、画素の表示領域外の部分で、対向電極 (CL') と画素電極 (SL) とが、保護膜 (PSV) を介して、反時計方向に θ 、 $-\theta$ の角度をもって交差されている。

【0356】前記発明の実施の形態4で説明した如く、この交差部は、対向電極 (CL') および画素電極 (SL) との電極間距離が最も短く、最も強い電界が加わるために、液晶層 (LCD) に電界 (ED) が印加されると、この交差部の液晶層 (LCD) の液晶分子 (LC) が速く駆動し始め、これにより、画素の表示領域内における画素電極 (SL) と中央の対向電極 (CL') との間の液晶駆動領域内の液晶分子 (LC) は、交差部 (図40中のA部) の液晶分子 (LC) の初期駆動方向の影響を受け、交差部の液晶分子 (LC) と同じ方向に駆動される。

【0357】また、本発明の実施の形態においては、図40中のB部に示すように、対向電極 (CL') における画素の表示領域外の部分の、画素電極 (SL) と近接する側が、画素電極 (SL) と同様にテープ状にされ、当該テープ状にされた対向電圧信号線 (CL) と、中央の対向電極 (CL') とのなす角度は、反時計方向に θ 、 $-\theta$ とされている。

【0358】さらに、図40に示すB部では、対向電極 (CL') と画素電極 (SL) との間隔が、画素の表示領域 (遮光層 (BM) の開口領域) 内における対向電極 (CL') と画素電極 (SL) との間隔よりも狭くされている。

【0359】このように、図40に示すB部では、画素

の表示領域内よりも、対向電極（CL'）と画素電極（SL）との間隔を狭くし、かつ、電界方向（ED）と液晶層（LCD）の液晶分子（LC）の初期配向方向とのなす角度を $90 - \theta$ 、 $90 + \theta$ として、図40に示すB部における液晶層（LCD）の液晶分子（LC）の初期駆動方向を規定する。

【0360】これにより、画素の表示領域における画素電極（SL）と両端の対向電極（CL'）との間の液晶駆動領域内の液晶分子（LC）は、図40に示すB部の液晶分子（LC）の初期駆動方向の影響を受け、図40に示すB部の液晶分子（LC）と同じ方向に駆動される。

【0361】したがって、本発明の実施の形態においても、液晶分子（LC）の駆動方向を、1画素内で、2方向とすることができます。

【0362】なお、角度 θ は、 0° を越え 90° 未満であればよいが、 $30^\circ \sim 60^\circ$ が最適である。

【0363】また、本発明の実施の形態では、配向膜の配向（ラビング）方向、即ち、液晶層（LCD）の初期配向方向（RD）は、図40に示すように、上下基板で互いに平行、かつ、映像信号線（DL）と平行（あるいは走査信号線（GL）と垂直）とする。

【0364】本発明の実施の形態の液晶表示装置においても、画素電極（SL）と対向電極（CL'）の間で基板面にほぼ平行に電界（ED）を印加し、ねじれのないホモジニアス配向された液晶層（LCD）の複屈折性を利用して表示する。

【0365】液晶分子（LC）は基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階調表示した場合において、液晶分子の見え方の差が少いため、広い視野角が実現できる。

【0366】また、本発明の実施の形態では、1画素内の液晶駆動領域内に液晶分子（LC）の駆動方向を異なることができ、ホモジニアス配向された液晶層（LCD）における統一された駆動方向に起因する白色色調の視角による不均一性を1画素内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0367】図42、図43は、図40に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0368】図42に示す配置例は、図40に示す画素をマトリクス状に配置した配置例であり、また、図43に示す配置例は、映像信号線（DL）に平行な方向で、図40に示す画素、および、図40に示す画素とは映像信号線（DL）方向で対称である画素を、対向電圧信号線（CL）を2画素で共有しながら交互に並べてマトリクス状に配置した配置例である。

【0369】図42、図43に示す配置例において、液晶層（LCD）の液晶分子（LC）の駆動方向は、いずれも2方向となるが、図43に示す配置例では、隣接す

る各画素において、液晶分子（LC）の駆動方向が異なるため、白色色調の視角による不均一性に対する補償効果をさらに向上させることができる。

【0370】この場合に、図40に示すA部とB部の角度 θ の値を違う値とすることも可能である。

【0371】また、本発明の実施の形態においても、配向膜をラビング処理する際に、画素の表示領域内の電極の端面付近でのラビング処理が円滑かつ確実に行われる所以、電極脇の部分の液晶層の液晶分子の配向を良好にすることが可能となる。

【0372】【発明の実施の形態7】図44は、本発明の他の発明の実施の形態（発明の実施の形態7）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0373】図45、図46は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【0374】なお、本発明の実施の形態は、画素電極（SL）、対向電極（CL'）および映像信号線（DL）の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0375】本発明の実施の形態においては、図44に示すように、画素電極（SL）は、斜め下方向に延びる直線形状、また、対向電極（CL'）は対向電圧信号線（CL）から斜め上方向に突起した櫛歯形状をしており、画素電極（SL）と対向電極（CL'）の間の領域は1画素内で2分割されている。

【0376】本発明の実施の形態では、配向膜の配向（ラビング）方向、即ち、液晶層（LCD）の初期配向方向（RD）は、図44に示すように、上下基板で互いに平行、かつ、走査信号線（GL）と垂直とする。

【0377】また、図44に示すように、対向電極（CL'）および画素電極（SL）を平行にし、かつ、対向電極（CL'）および画素電極（SL）を傾斜させ、各電極が、液晶層（LCD）の初期配向方向（RD）に対して、反時計方向に θ あるいは $-\theta$ の傾斜角を持つようになる。

【0378】また、映像信号線（DL）を、対向電極（CL'）および画素電極（SL）と平行にし、映像信号線（DL）も、液晶層（LCD）の初期配向方向（RD）に対して、反時計方向に θ あるいは $-\theta$ の傾斜角を持つようにする。

【0379】さらに、液晶層（LCD）の初期配向方向（RD）に対して、反時計方向に θ あるいは $-\theta$ の傾斜角を持つ対向電極（CL'）と画素電極（SL）とを有する画素および映像信号線（DL）をジグザグに配置する。

【0380】これにより、液晶層（LCD）の初期配向方向（RD）と電界方向（ED）とのなす角度を 90°

$-\theta$ 、 $90^\circ + \theta$ とし、画素電極（S L）と対向電極（C L'）との間での液晶分子（L C）の駆動方向を図 45 (b)、図 46 (b) のように規定する。

【0381】なお、角度 θ は $10 \sim 20^\circ$ が最適である。

【0382】本発明の実施の形態の液晶表示装置においても、画素電極（S L）と対向電極（C L'）の間で基板面にほぼ平行に電界（E D）を印加し、ねじれのないホモジニアス配向された液晶層（L C D）の複屈折性を利用して表示する。

【0383】液晶分子（L C）は基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

【0384】また、液晶分子（L C）の駆動方向を液晶駆動領域内で揃えることにより、駆動電圧を低減し、応答速度を早くすることができる。

【0385】本発明の実施の形態では、液晶層（L C D）の初期配向方向（R D）に対して、反時計方向に θ あるいは $-\theta$ の傾斜角を持つ対向電極（C L'）と画素電極（S L）とを有する画素をジグザグに配置するようにしたので、映像信号線（D L）に沿って連続する画素で、2つの異なる液晶分子（L C）の駆動方向を交互に有することとなり、ホモジニアス配向された液晶層（L C D）における統一された駆動方向に起因する白色色調の視角による不均一性を補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0386】【発明の実施の形態8】図 47 は、本発明の他の発明の実施の形態（発明の実施の形態8）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0387】図 48 は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板（P O L 1, P O L 2）の偏光透過軸（O D 1, O D 2）方向、および、液晶分子（L C）の駆動方向を示す図である。

【0388】なお、本発明の実施の形態は、下記の構成を除いて、前記発明の実施の形態1と同じである。

【0389】本発明の実施の形態では、図 48 に示すように、液晶層（L C D）を基準にして上部透明ガラス基板（S U B 2）側には、上部配向膜（O R 2）、保護膜（P S V 1）、対向電圧信号線（C L）および対向電極（C L'）、オーバーコート膜（O C）、および、カラーフィルタ（C F L））、遮光用ブラックマトリクスピターン（B M）が形成されている。

【0390】また、蓄積容量（C s t d g）は、画素電極（S L）の他端と、次段の走査信号線（G L）とを重畳して構成されている。

【0391】本発明の実施の形態では、配向膜の配向（ラビング）方向、即ち、液晶層（L C D）の初期配向方向（R D）は、図 47 に示すように、上下基板で互い

に平行、かつ、対向電極（C L'）、画素電極（S L）、および、映像信号線（D L）と平行（あるいは走査信号線（G L）に垂直）とする。

【0392】また、対向電圧信号線（C L）および対向電極（C L'）を、上部透明ガラス基板（S U B 2）に配置し、図 48 (b) に示すように、画素電極（S L）と対向電極（C L'）との間の電界に極わずか基板に対して傾斜を与える。

【0393】ここで、液晶層（L C D）の材料やプロセス条件の選定により、液晶層（L C D）の初期配向時にプレチルトを持たせた場合に、各液晶分子（L C）に画素電極（S L）に近い部分と対向電極（C L'）に近い部分が生じ、図 48 (C) に示すように液晶駆動方向が規定される。

【0394】本発明の実施の形態の液晶表示装置においても、画素電極（S L）と対向電極（C L'）の間で基板面にほぼ平行に電界（E D）を印加し、ねじれのないホモジニアス配向された液晶層（L C D）の複屈折性を利用して表示する。

【0395】液晶分子（L C）は基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

【0396】また、本発明の実施の形態では、図 48 に示すように、上部透明ガラス基板（S U B 2）上に形成されている対向電極（C L'）と、下部透明ガラス基板（S U B 1）上に形成される画素電極（S L）とは交互に配置されるために、1画素内の液晶駆動領域（画素電極（S L）と対向電極（C L'）との間の領域）で、電界（E D）の基板に対する傾斜方向が逆になる。

【0397】したがって、本発明の実施の形態では、1画素内で異なる2方向の液晶駆動方向を持つことなり、ホモジニアス配向された液晶層（L C D）における統一された駆動方向に起因する白色色調の視角による不均一性を1画素内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0398】図 49 は、図 47 に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0399】また、本発明の実施の形態においても、配向膜をラビング処理する際に、画素の表示領域内の電極の端面付近でのラビング処理が円滑かつ確実に行われるるので、電極脇の部分の液晶層の液晶分子の配向を良好にすることが可能となる。

【0400】なお、上部透明ガラス基板（S U B 2）上に形成される対向電極（C L'）の形状、下部透明ガラス基板（S U B 1）上に形成される画素電極（S L）の形状、および、上部透明ガラス基板（S U B 2）上に形成される対向電極（C L'）と下部透明ガラス基板（S U B 1）上に形成される画素電極（S L）との相対関係

を、前記発明の実施の形態2、4、5と同様にすることにより、液晶分子(LC)の駆動方向の規定に有効となり、駆動電圧の低下が見込める。

【0401】【発明の実施の形態9】図50は、本発明の他の発明の実施の形態(発明の実施の形態9)であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0402】図51は、図50に示すa-a'切断線における画素の断面図である。

【0403】本発明の実施の形態は、対向電極(CL')が画素電極(SL)と同層に形成されている以外は、前記発明の実施の形態1と同じである。

【0404】図51に示すように、本発明の実施の形態においては、画素電極(SL)と対向電極(CL')は同層に構成されており、対向電極(CL')と対向電圧信号線(CL)とは、ゲート絶縁膜(GI)にスルーホール(SH)を形成し、両者を電気的に接続している。

【0405】ここで、対向電圧信号線(CL)をアルミニウム(A1)系の導電膜(g1)で形成する場合には、対向電極(CL')と対向電圧信号線(CL)との接続をとるために、対向電圧信号線(CL)とそれと同一材料、同工程で形成されるものについて陽極酸化は行わない。

【0406】なお、この場合に、対向電圧信号線(CL)、および、それと同一材料、同工程で形成される導電膜としてクロム(Cr)を用いれば、陽極酸化を行う必要がない。

【0407】また、対向電圧信号線(CL)を画素電極(SL)と同層に設けることにより、スルーホールを(SH)構成しないようにすることも可能であり、さらに、画素電極(SL)を対向電極(CL')と同層に同工程で形成してもよい。

【0408】本発明の実施の形態の液晶表示装置においても、前記発明の実施の形態1と同様に、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極(CL')および画素電極(SL)を有する画素を組み合わせて、マトリクス状に配置することにより、ホモジニアス配向された液晶層(LCD)における統一された駆動方向に起因する白色色調の視角による不均一性を補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0409】また、前記発明の実施の形態2ないし発明の実施の形態7においても、対向電極(CL')を画素電極(SL)と同層に形成することが可能であり、それにより、前記各発明の実施の形態と同様な効果を得ることが可能である。

【0410】【発明の実施の形態10】図52は、本発明の他の発明の実施の形態(発明の実施の形態10)であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0411】本発明の実施の形態は、以下の構成を除いて、前記発明の実施の形態1と同じである。

【0412】本発明の実施の形態は、前記発明の実施の形態1に示す液晶表示装置において、隣接する走査信号線(GL)から対向電極(CL')に対向電圧(Vcom)を供給するようにした発明の実施の形態である。

【0413】図52に示すように、本発明の実施の形態においては、ゲート電極(GT)、および、対向電極(CL')が、査信号線(GL)と連続して一体に構成される。

【0414】また、映像信号線(DL)と交差する部分は、映像信号線(DL)との短絡の確率を小さくするため細くし、また、短絡しても、レーザートリミングで切り離すことができるよう二股にされている。

【0415】ここで、対向電極(CL')は、1つ前のラインの走査信号線(GL)に接続される。

【0416】なお、本発明の実施の形態における画素の断面(図1に示すa-a'切断線における断面)は、図2と同じである。

【0417】図53は、本発明の実施の形態の液晶表示装置における表示マトリクス部(AR)の等化回路とその周囲回路を示す図である。

【0418】図53も、回路図ではあるが、実際の幾何学的配置に対応して描かれている。

【0419】図53において、ARは、複数の画素を二次元状に配列した表示マトリクス部(マトリクス・アレイ)を示している。

【0420】図53中、SLは画素電極であり、添字G、BおよびRがそれぞれ緑、青および赤画素に対応して付加されている。

【0421】GLは走査信号線であり、y0、…、yenは走査タイミングの順序を示している。

【0422】走査信号線(GL)は垂直走査回路(V)に接続されており、映像信号線(DL)は映像信号駆動回路(H)に接続されている。

【0423】回路(SUP)は、1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト(上位演算処理装置)からのCRT(陰極線管)用の情報を(TFT)液晶表示装置用の情報に交換する回路を含む回路である。

【0424】図54は、本発明の実施の形態の液晶表示装置における駆動時の駆動波形を示す図であり、図54(a)、図54(b)は、それぞれ、(i-1)番目、(i)番目の走査信号線(GL)に供給されるゲート電圧(走査信号電圧)(VG)を示している。

【0425】なお、図54では、(i)は偶数であり、したがって、(i-1)番目の走査信号線(GL)は奇数番目の走査信号線(GL)を、(i)番目の走査信号線(GL)は偶数番目の走査信号線(GL)をそれぞれ

示している。

【0426】また、図54(c)は、映像信号線(DL)に印加される映像信号電圧(VD)を示し、さらに、図54(d)は、(i)行、(j)列の画素における画素電極(SL)に印加される画素電極電圧(Vs)を示し、図54(e)は、(i)行、(j)列の画素の液晶層(LCD)に印加される電圧(VLC)を示している。

【0427】本発明の実施の形態の液晶表示装置の駆動方法においては、走査信号線(GL)から対向電極(CL')に対向電圧(Vcom)を印加しなければならないので、走査信号線(GL)に供給されるゲート電圧(VG)の非選択電圧を、各フレーム毎に、VGLHとVGLMの2値の矩形波、あるいは、VGLMとVGLLの2値の矩形波で変化させる。

【0428】さらに、隣接する走査信号線(GL)に供給されるゲート電圧(VG)の非選択電圧の変化が同じにならぬようにする。

【0429】図54(a)、図54(b)に示す例では、(i-1)番目の走査信号線(GL)に供給されるゲート電圧(VG)の非選択電圧は、奇フレームで、VGLM、VGLLの2値、偶フレームで、VGLH、VGLMの2値で変化させ、また、(i)番目の走査信号線(GL)に供給されるゲート電圧(VG)の非選択電圧は、奇フレームで、VGLH、VGLMの2値、偶フレームで、VGLM、VGLLの2値で変化させる。

【0430】この場合に、VGLHとVGLMの中心電位はVGL1、VGLMとVGLLの中心電位はVGL2であり、VGLHとVGLMの振幅値、および、VGLMとVGLLの振幅値は、等しく2VBとする。

【0431】本発明の実施の形態の液晶表示装置においても、その対向面が、液晶層(LCD)の液晶分子(LC)の初期配向方向に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極(CL')および画素電極(SL)を有する画素を組み合わせて、マトリクス状に配置することで、ホモジニアス配向された液晶層(LCD)における統一された駆動方向に起因する白色色調の視角による不均一性を補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0432】また、前記発明の実施の形態2ないし発明の実施の形態7においても、隣接する走査信号線(GL)から対向電極(CL')に対向電圧(Vcom)を供給することが可能であり、それにより、前記各発明の実施の形態と同様な効果を得ることが可能である。

【0433】さらに、本発明の実施の形態の液晶表示装置においては、開口率を向上させることが可能となる。

【0434】[発明の実施の形態11]図55は、本発明の他の発明の実施の形態(発明の実施の形態11)であるアクティブマトリクス方式のカラー液晶表示装置の-画素とその周辺を示す平面図である。

【0435】本発明の実施の形態は、前記発明の実施の形態10に示す液晶表示装置において、対向電極(CL')を画素電極(SL)と同層に形成した発明の実施の形態である。

【0436】図55に示すように、本発明の実施の形態の液晶表示装置においては、ゲート電極(GT)が、査信号線(GL)と連続して一体に構成される。

【0437】また、対向電極(CL')は、スルホール(SH)を介して1つ前の走査信号線(GL)に接続される。

【0438】なお、本発明の実施の形態における画素の断面(図50に示すa-a'切断線における断面)は、図51と同じである。

【0439】この場合に、走査信号線(GL)をアルミニウム(A1)系の導電膜(g1)で形成する場合には、対向電極(CL')と走査信号線(GL)との接続をとるために、走査信号線(GL)とそれと同一材料、同工程で形成されるものについて陽極酸化は行わない。

【0440】なお、この場合に、走査信号線(GL)、および、それと同一材料、同工程で形成される導電膜としてクロム(Cr)を用いれば、陽極酸化を行う必要がない。

【0441】本発明の実施の形態の液晶表示装置においても、その対向面が、液晶層(LCD)の液晶分子(LC)の初期配向方向に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極(CL')および画素電極(SL)を有する画素を組み合わせて、ホモジニアス配向された液晶層(LCD)における統一された駆動方向に起因する白色色調の視角による不均一性を補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0442】また、前記発明の実施の形態2ないし発明の実施の形態7においても、隣接する走査信号線(GL)から対向電極(CL')に対向電圧(Vcom)を供給し、かつ、対向電極(CL')を画素電極(SL)と同層に形成することが可能であり、それにより、前記各発明の実施の形態と同様な効果を得ることが可能である。

【0443】さらに、本発明の実施の形態の液晶表示装置においては、開口率を向上させることが可能となる。

【0444】なお、前記各発明の実施の形態においては、画素電極(SL)と対向電極(CL')の間の領域を、1画素内で2または4に分割するようにしたが、画素電極(SL)と対向電極(CL')とを周期的に追加することにより、画素電極(SL)と対向電極(CL')の間の領域を、1画素内で2または4以上に分割することも可能である。

【0445】以上、本発明を発明の実施の形態に基づき具体的に説明したが、本発明は、前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更し得ることは言うまでもない。

【0446】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0447】(1) 本発明によれば、横電界方式を採用したアクティブマトリクス型液晶表示装置において、互いに色調のシフトを相殺して、白色色調の方位による依存性を大幅に低減することが可能となる。

【0448】さらに、階調反転しにくい液晶分子の短軸方向と、階調反転しやすい液晶分子の長軸方向との特性が平均され、階調反転に弱い方向での非階調反転視野角を拡大することが可能となる。

【0449】これにより、全方位における視野角の範囲を向上させ、かつ、階調の均一性および色調の均一性が全方位で平均化または拡大することが可能となる。

【0450】(2) 本発明によれば、液晶分子の駆動方向を液晶駆動領域内で揃えることにより、駆動電圧を低減し、応答速度を早くすることが可能である。

【0451】(3) 本発明によれば、液晶層の液晶分子の初期配向方向が、單一方向であるため、製造プロセスを増加させる必要がない。

【0452】(4) 本発明によれば、極めて広視野角で、色調の視角特性に優れ、ブラウン管並の視野角を実現でき、高コントラスト比を有し、表示品質にも優れた極めて高画質の液晶表示装置を得ることが可能となる。

【図面の簡単な説明】

【図1】本発明の一発明の実施の形態（発明の実施の形態1）であるアクティブマトリクス型カラー液晶表示装置の一画素とその周辺を示す要部平面図である。

【図2】図1のa-a'切断線における画素の断面図である。

【図3】図1の4-4'切断線における薄膜トランジスタ素子（TFT）の断面図である。

【図4】図1の5-5'切断線における蓄積容量（Cst g）の断面図である。

【図5】発明の実施の形態1の液晶表示装置における表示パネル（PNL）のマトリクス周辺部の構成を説明するための平面図である。

【図6】発明の実施の形態1の液晶表示装置における左側に走査信号端子、右側に外部接続端子のないパネル縁部分を示す断面図である。

【図7】発明の実施の形態1の液晶表示装置における表示マトリクス部（AR）の走査信号線（GL）からその外部接続端子であるゲート端子（GTM）までの接続構造を示す図である。

【図8】発明の実施の形態1の液晶表示装置における表示マトリクス部（AR）の映像信号線（DL）からその外部接続端子であるドレン端子（DTM）までの接続を示す図である。

【図9】発明の実施の形態1の液晶表示装置における対

向電圧信号線（CL）からその外部接続端子である対向電極端子（CTM）までの接続を示す図である。

【図10】発明の実施の形態1の液晶表示装置における表示マトリクス部（AR）の等化回路とその周辺回路を示す図である。

【図11】発明の実施の形態1の液晶表示装置における駆動時の駆動波形を示す図である。

【図12】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程A～Cの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図13】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図14】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程G～Hの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図15】発明の実施の形態1における液晶表示パネル（PNL）に周辺の駆動回路を実装した状態を示す平面図である。

【図16】発明の実施の形態1の液晶表示装置における駆動回路を構成する集積回路チップ（CH1）がフレキシブル配線基板に搭載されたテープキャリアパッケージ（TCP）の断面構造を示す断面図である。

【図17】発明の実施の形態1の液晶表示装置におけるテープキャリアパッケージ（TCP）を液晶表示パネル（PNL）の走査信号回路用端子（GTM）に接続した状態を示す要部断面図である。

【図18】発明の実施の形態1の液晶表示装置における液晶表示モジュールの分解斜視図である。

【図19】発明の実施の形態1の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図20】図1に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図21】図1に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図22】図1に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図23】発明の実施の形態1における視角の定義を示す図である。

【図24】本発明の他の発明の実施の形態（発明の実施の形態2）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図25】発明の実施の形態2の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）

C) の駆動方向を示す図である。

【図26】図24に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図27】図24に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図28】本発明の他の発明の実施の形態（発明の実施の形態3）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図29】発明の実施の形態3の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図30】図28に示す画素および類似の画素をマトリクス状に配置する配置例を示す図である。

【図31】図28に示す画素および類似の画素を、マトリクス状に配置する配置例を示す図である。

【図32】本発明の他の発明の実施の形態（発明の実施の形態4）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図33】発明の実施の形態4の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図34】図32に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図35】図32に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図36】本発明の他の発明の実施の形態（発明の実施の形態5）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図37】発明の実施の形態5の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図38】図36に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図39】図36に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図40】本発明の他の発明の実施の形態（発明の実施の形態6）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図41】発明の実施の形態6の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図42】図40に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図43】図40に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【図44】本発明の他の発明の実施の形態（発明の実施

の形態7）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図45】発明の実施の形態7の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図46】発明の実施の形態7の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図47】本発明の他の発明の実施の形態（発明の実施の形態8）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図48】発明の実施の形態8の液晶表示装置における印加電界方向、偏光板（POL1, POL2）の偏光透過軸（OD1, OD2）方向、および、液晶分子（LC）の駆動方向を示す図である。

【図49】図47に示す画素をマトリクス状に配置する配置例を示す図である。

【図50】本発明の他の発明の実施の形態（発明の実施の形態9）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図51】図50のa-a'切断線における画素の断面図である。

【図52】本発明の他の発明の実施の形態（発明の実施の形態10）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【図53】発明の実施の形態10の液晶表示装置における表示マトリクス部（AR）の等化回路とその周辺回路を示す図である。

【図54】発明の実施の形態10の液晶表示装置における駆動時の駆動波形を示す図である。

【図55】本発明の他の発明の実施の形態（発明の実施の形態11）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

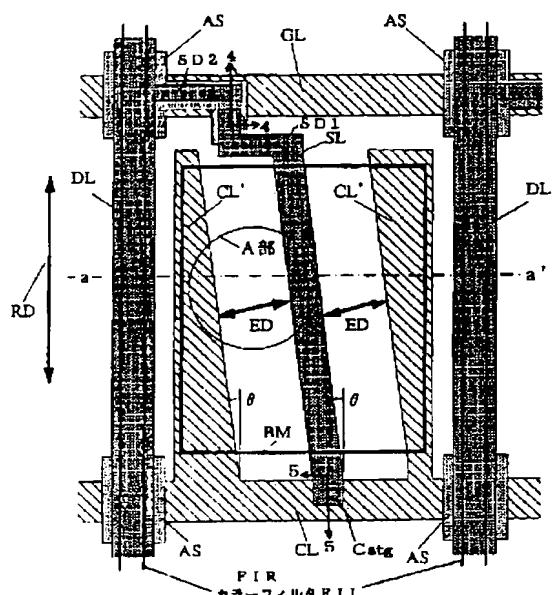
【符号の説明】

SUB…透明ガラス基板、GL…走査信号線、DL…映像信号線、CL…対向電圧信号線、SL…画素電極、CL'…対向電極、GI…絶縁膜、GT…ゲート電極、AS…i型半導体層、SD…ソース電極またはドレイン電極、OR…配向膜、OC…オーバーコート膜、POL…偏光板、PSV…保護膜、BM…遮光膜、FIL…カラーフィルタ、LCD…液晶層、LC…液晶分子、TFT…薄膜トランジスタ、g, d…導電膜、Cstg…蓄積容量、AOF…陽極酸化膜、AO…陽極酸化マスク、GTM…ゲート端子、DTM…ドレイン端子、CTM…対向電極端子、CB…共通バスライン、SHD…シールドケース、PNL…液晶表示パネル、SPB…光拡散板、LCB…導光体、BL…バックライト蛍光管、LCA…バックライトケース、RM…反射板。

〔四〕

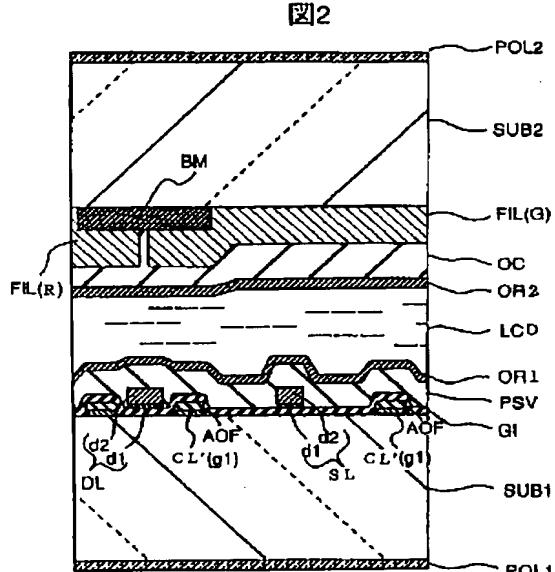
【 2】

1



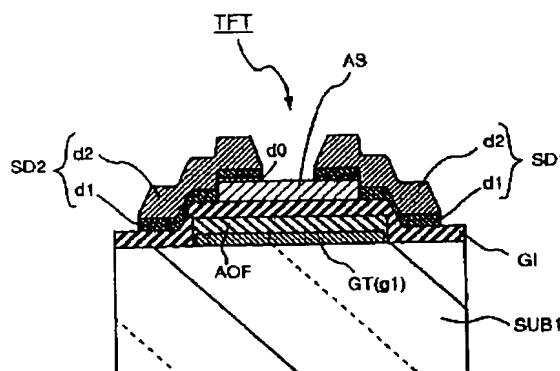
[133]

3



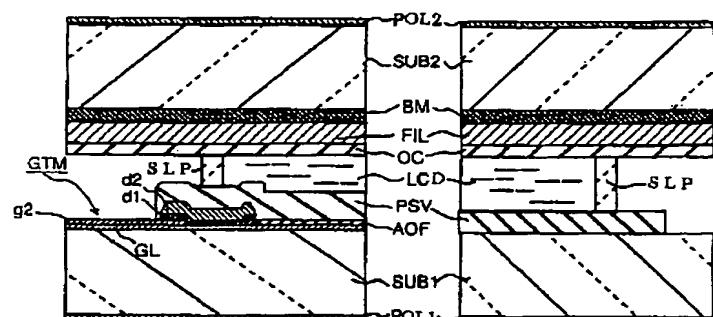
【图4】

Csta

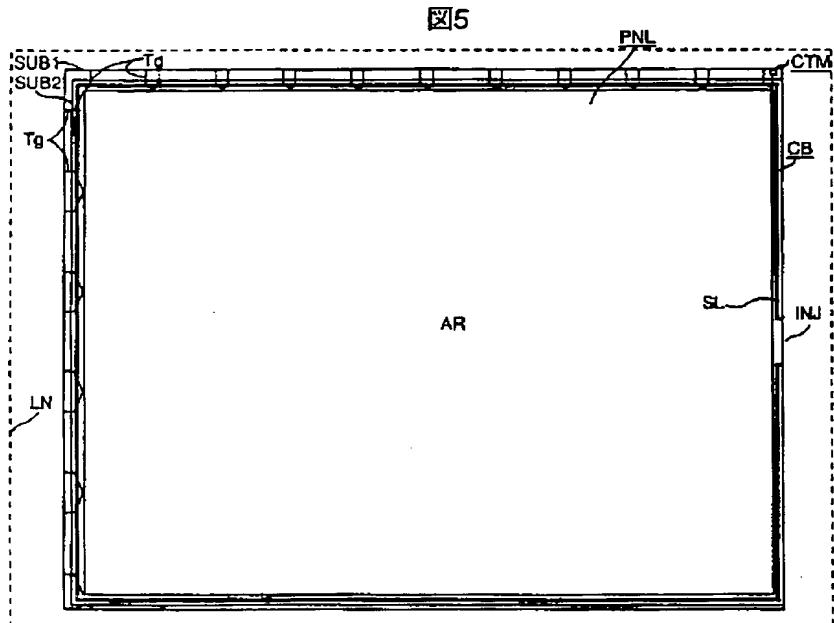


【图6】

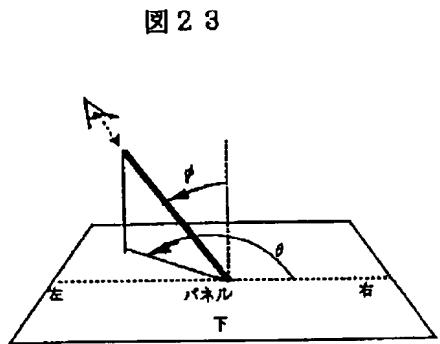
图6



【图5】

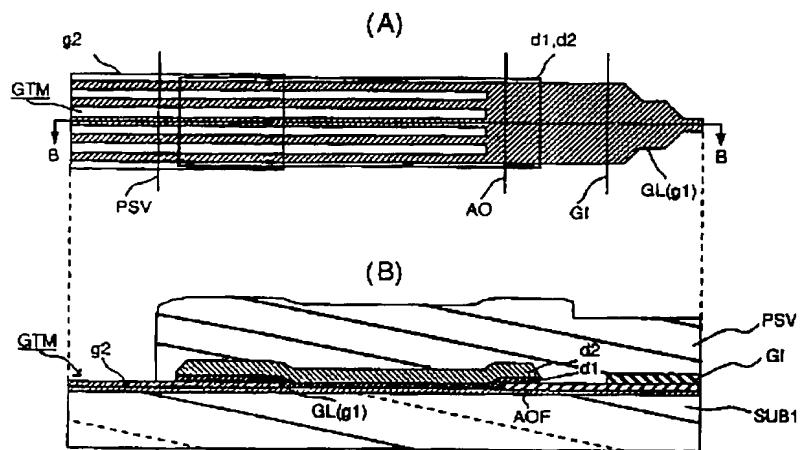


【图23】



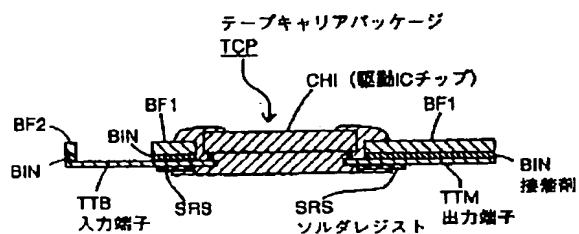
【四七】

图7

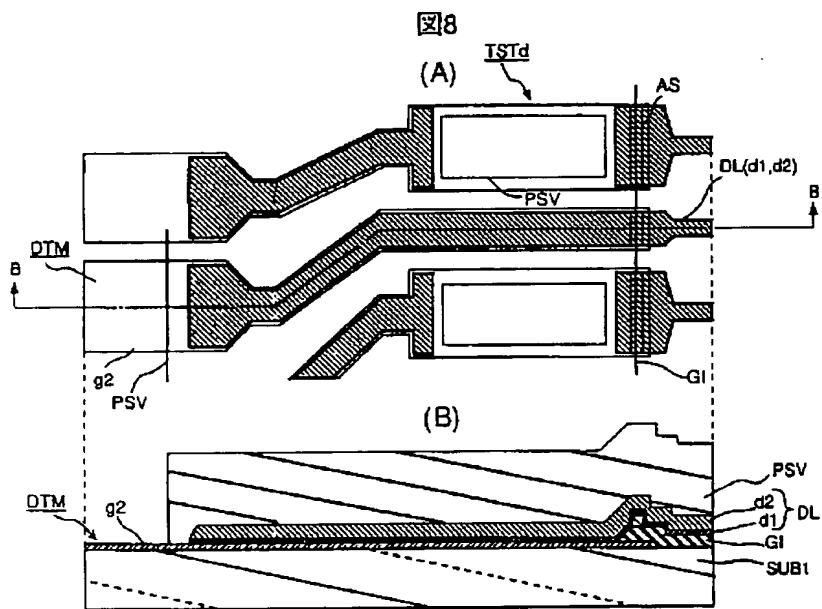


【图16】

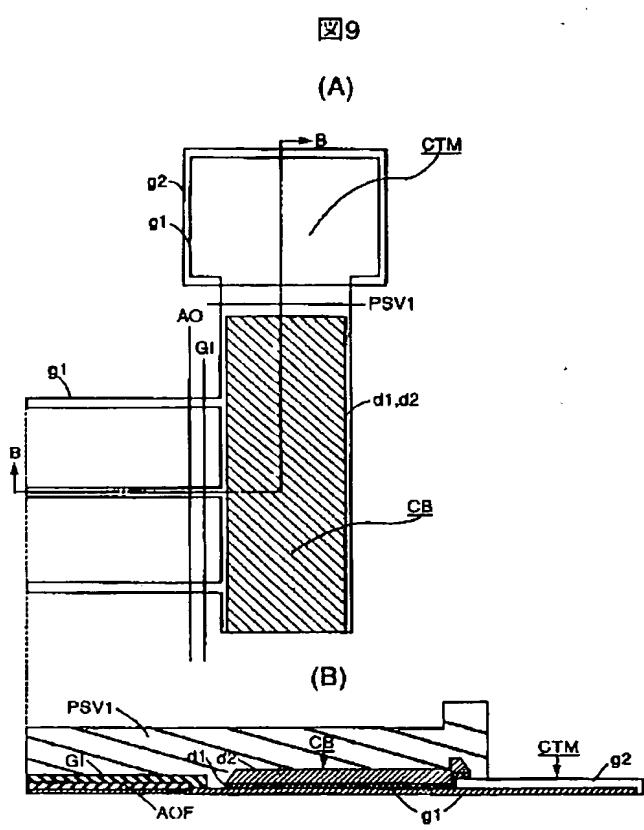
图16



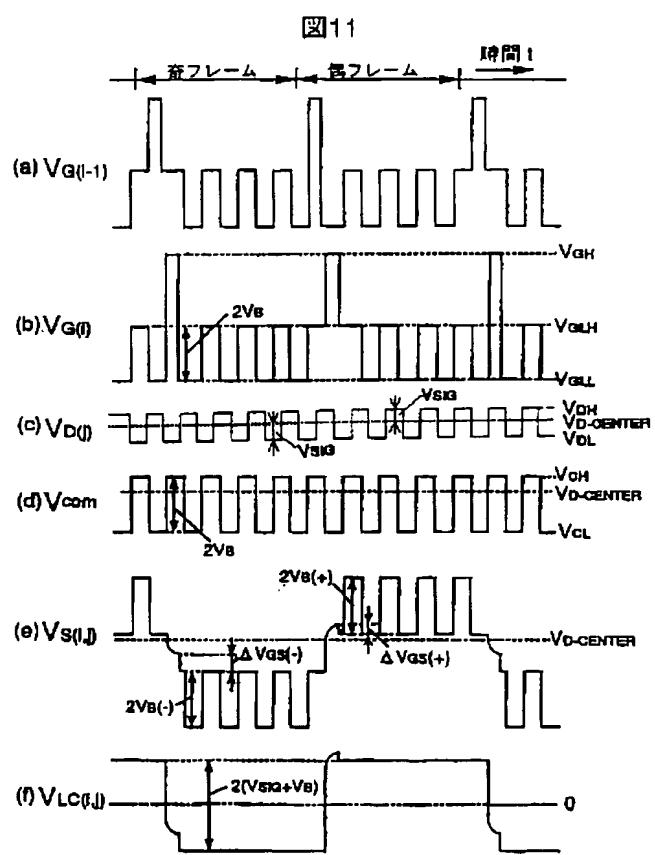
【図8】



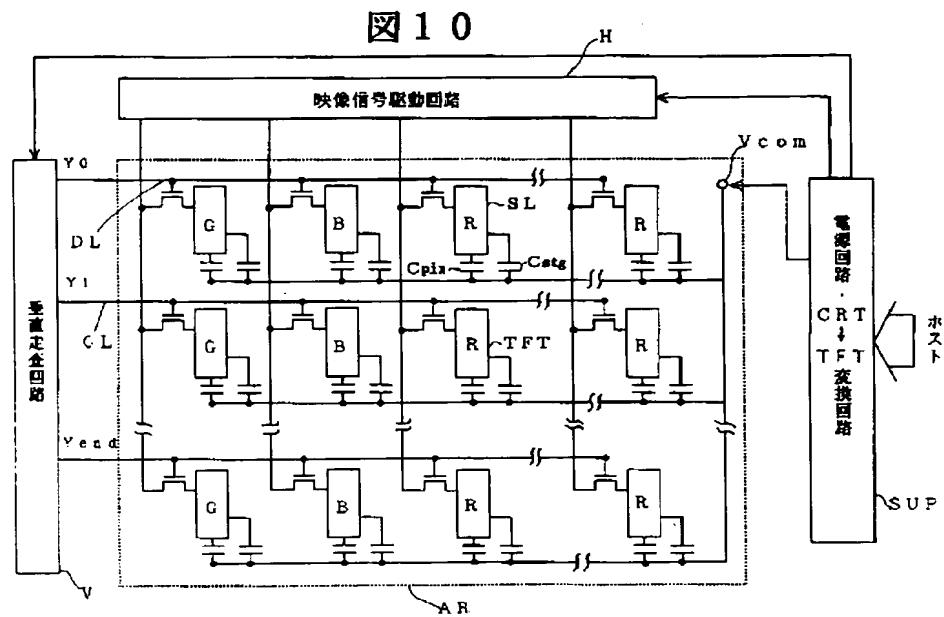
【図9】



【図11】

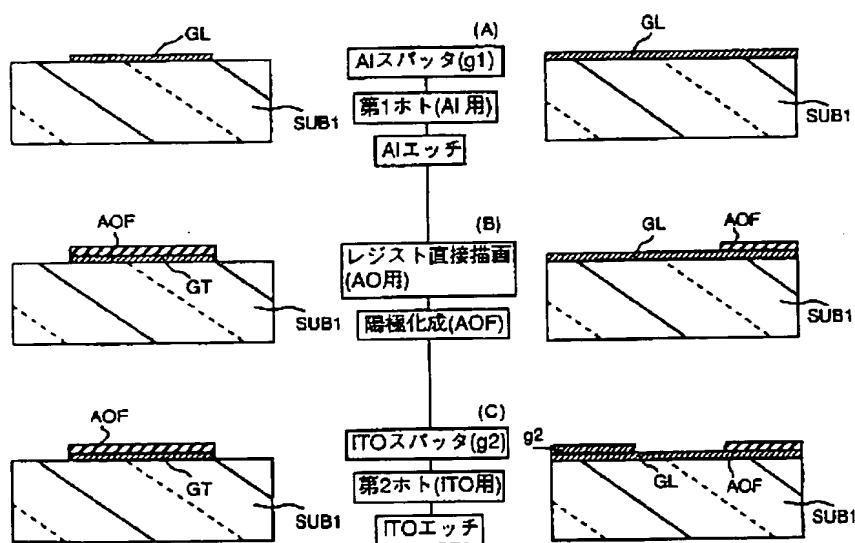


【図10】



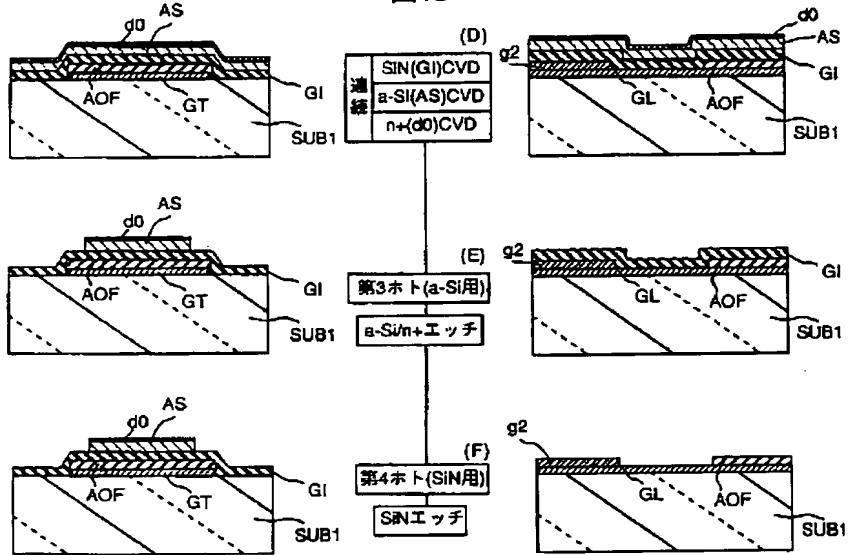
【図12】

図12



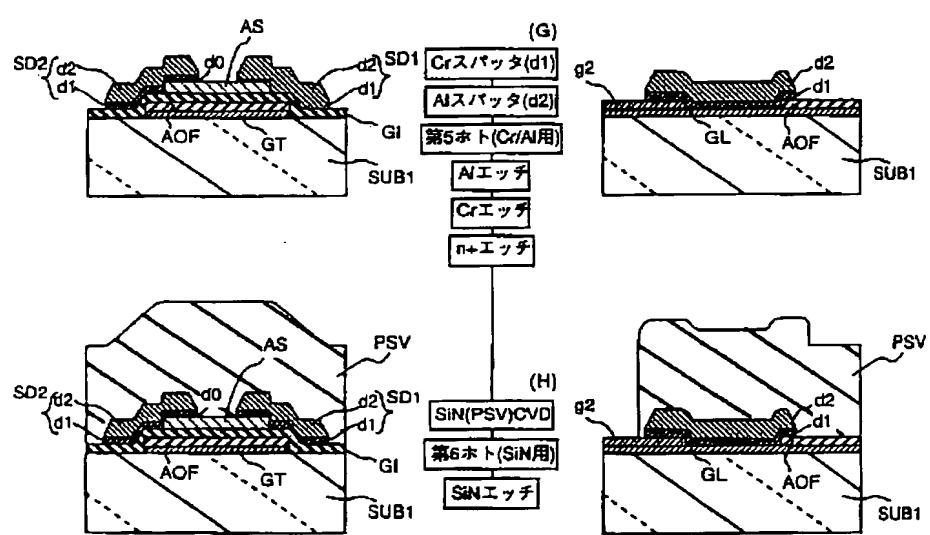
【図13】

図13



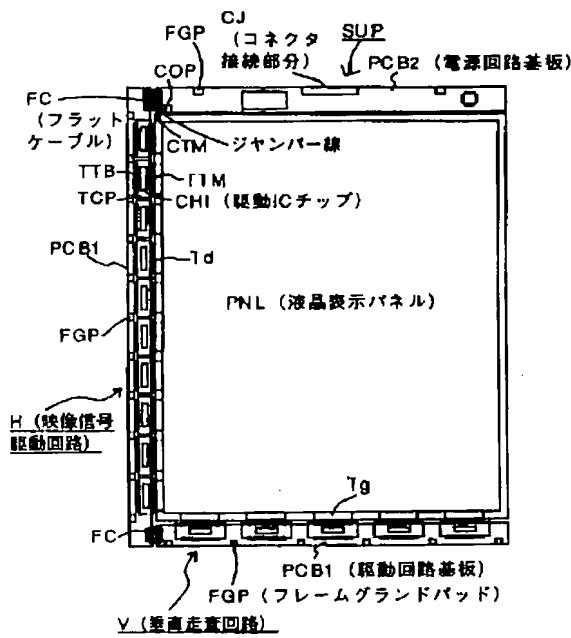
【図14】

図14



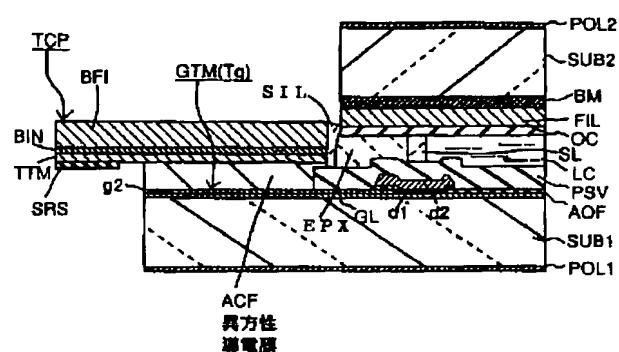
【図15】

図15



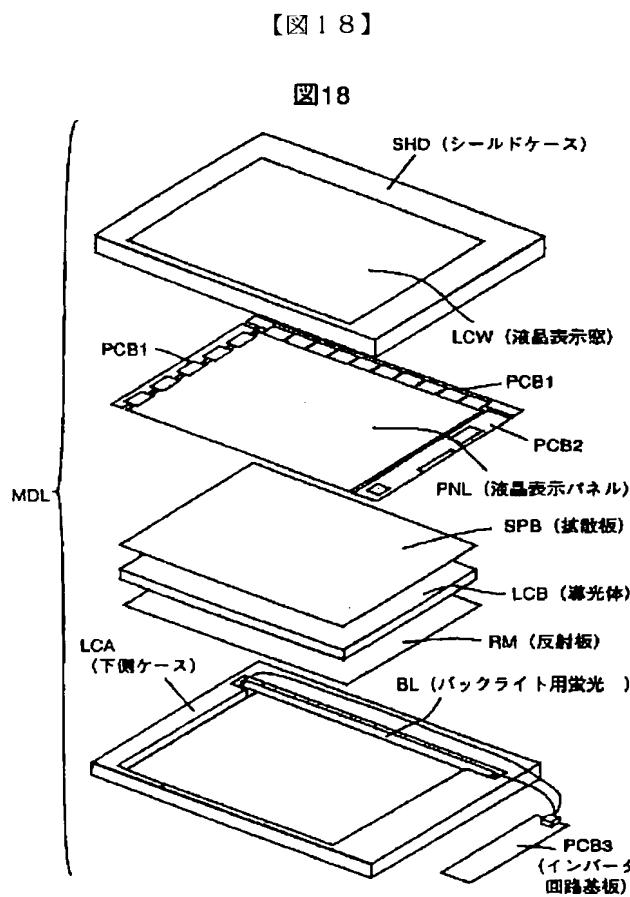
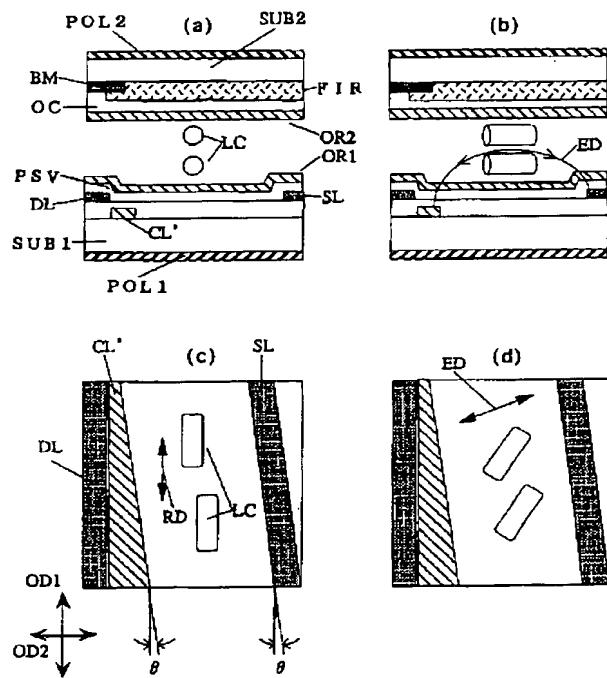
【図17】

図17



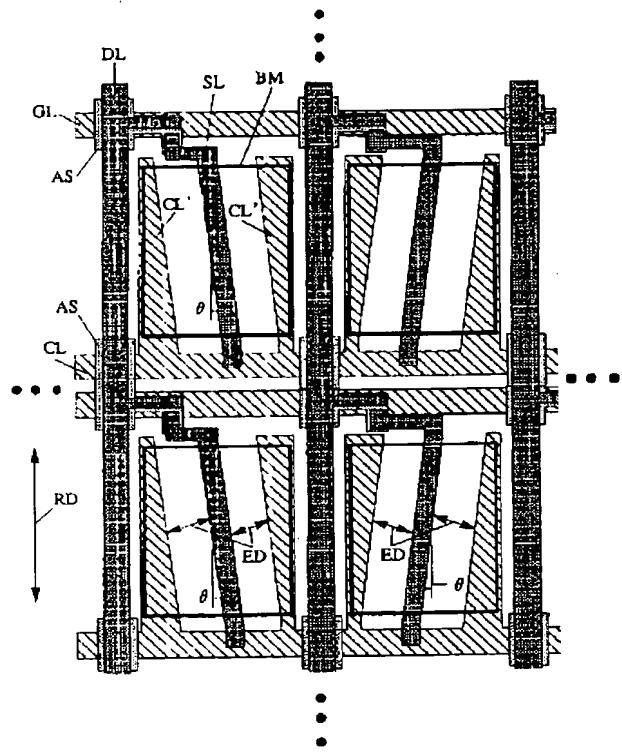
【図19】

図19



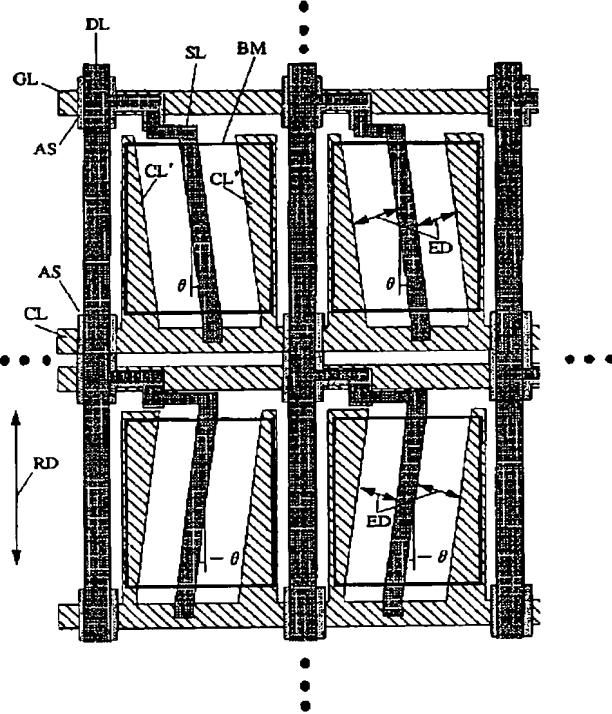
【図20】

図20



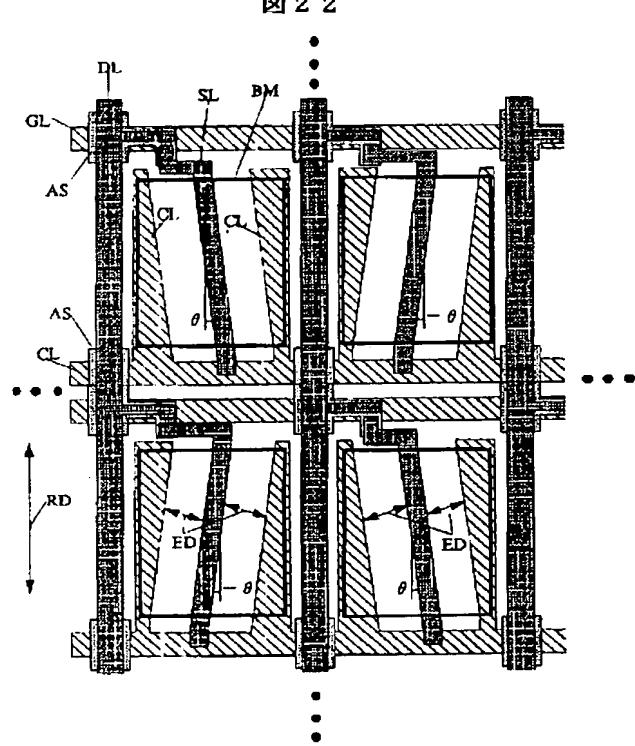
【図21】

図21



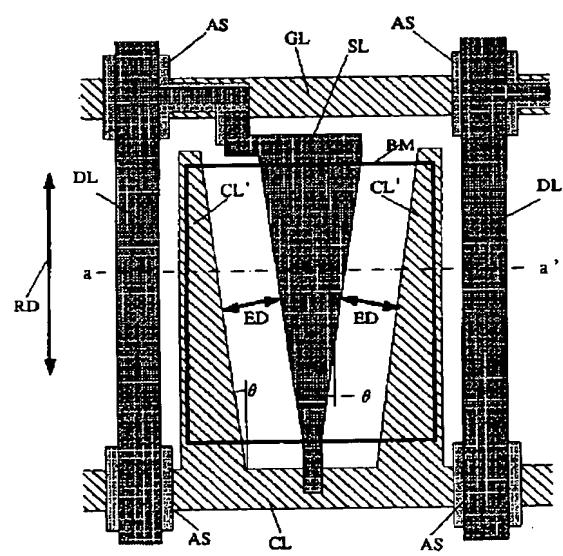
【図22】

図22



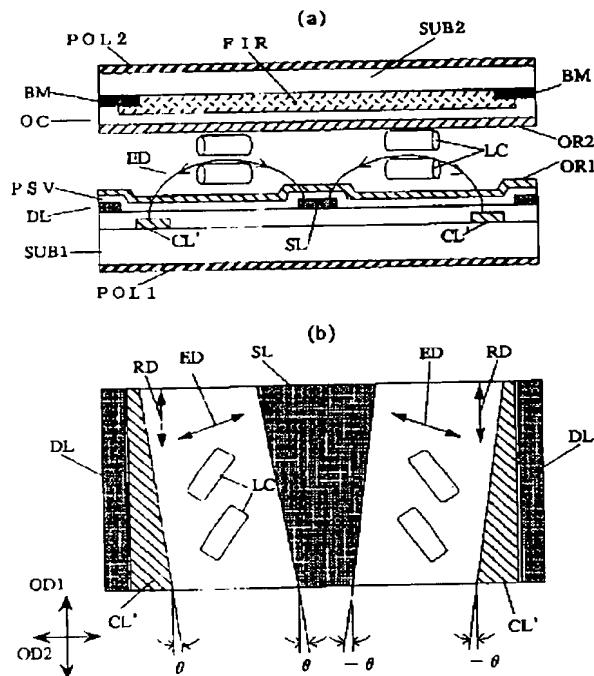
【図24】

図24



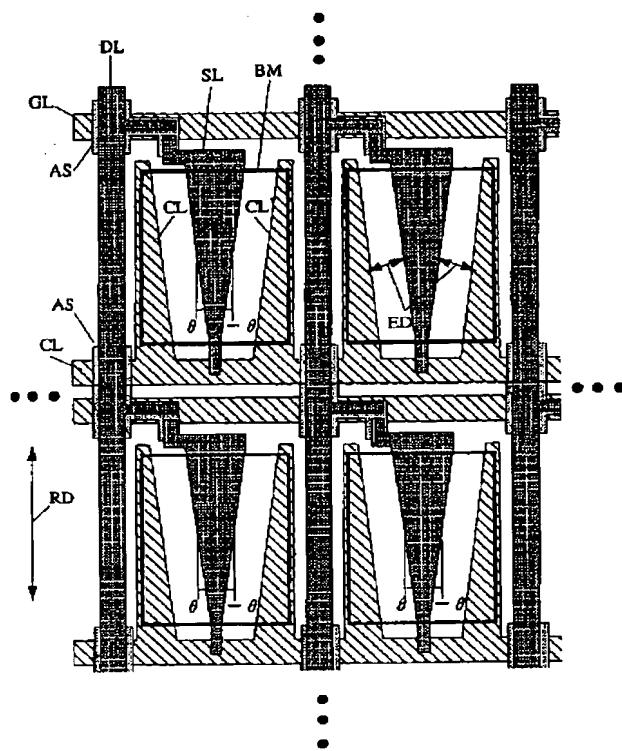
【图25】

図25



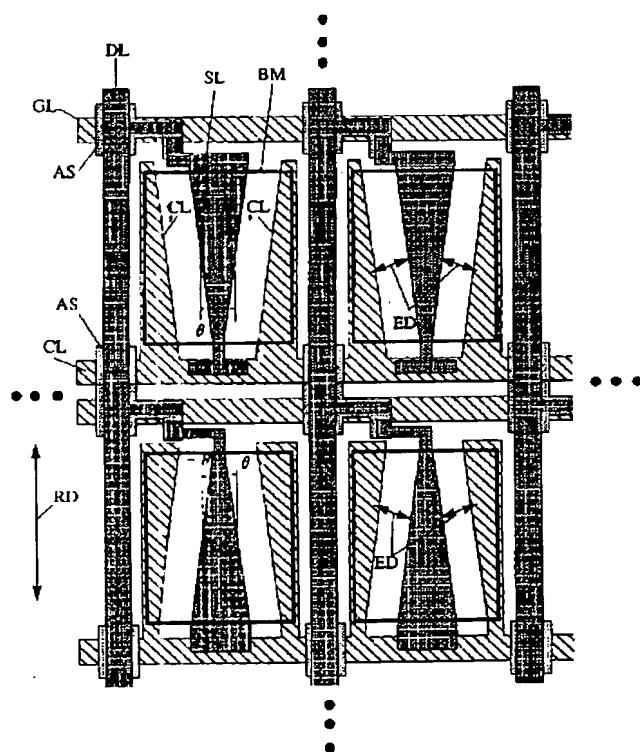
【図26】

図26



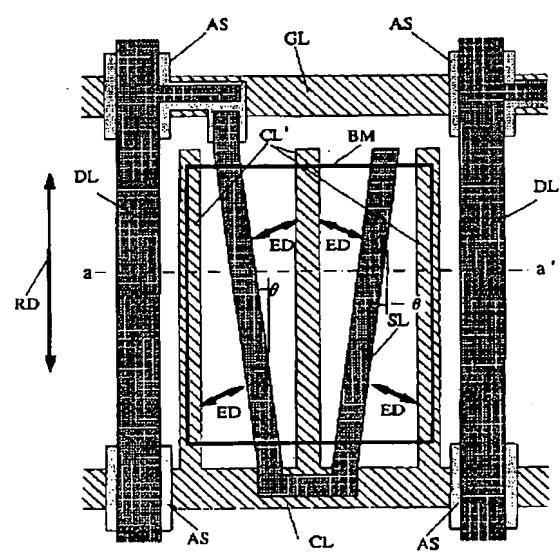
【图27】

图 27



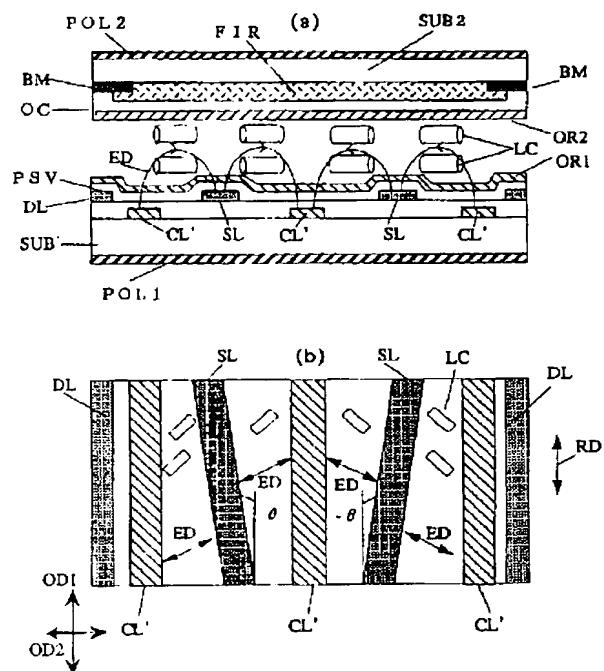
【图28】

图 28



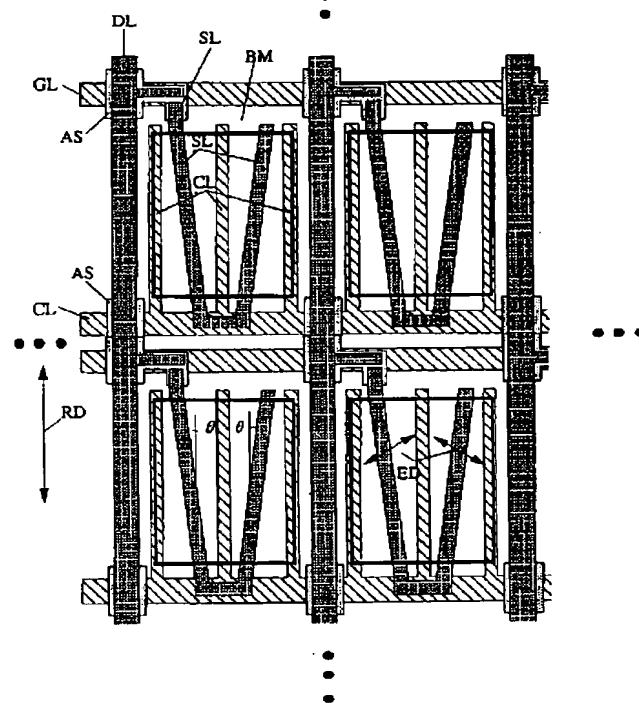
【図29】

図29



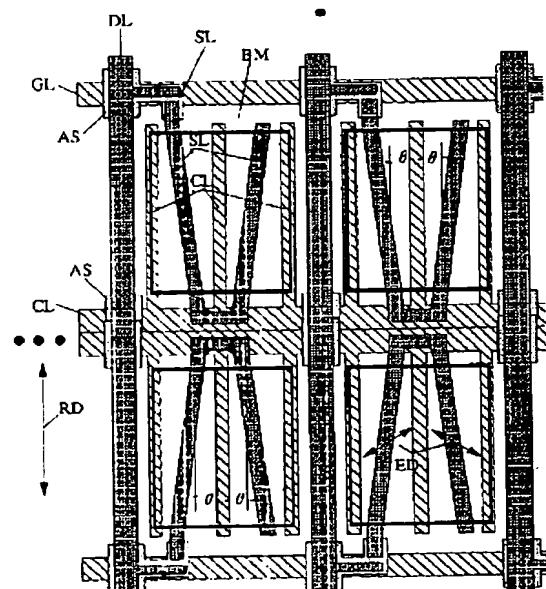
【図30】

図30



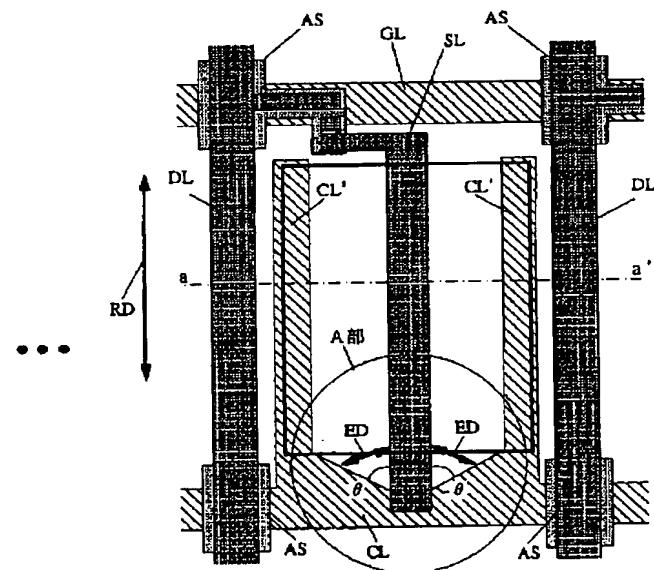
【図31】

図31



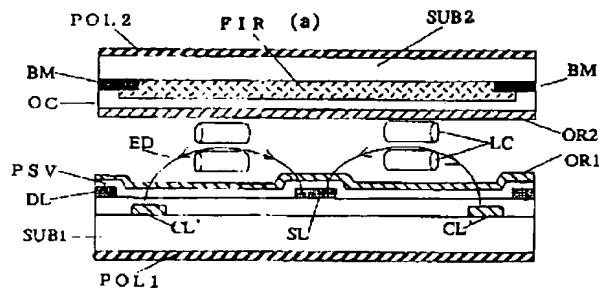
【図32】

図32



【图33】

圖 3 3

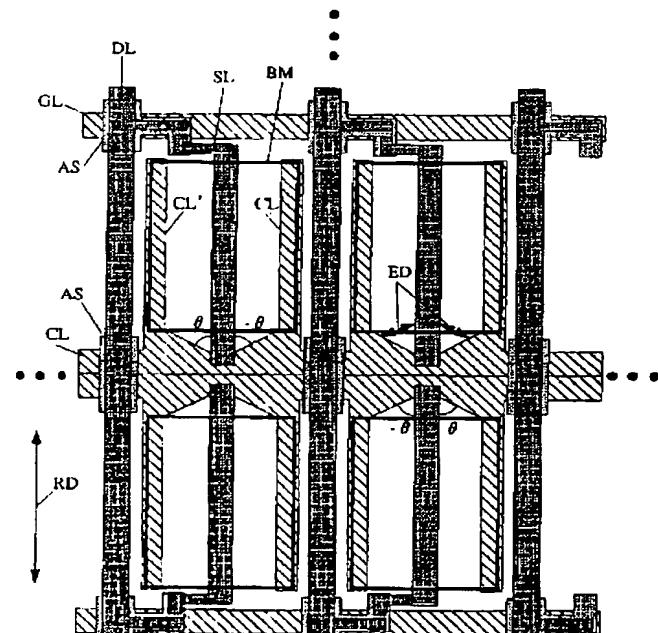


The diagram illustrates a layered structure with the following labels and features:

- RD**: Regions of reduced density.
- SL (b)**: A layer labeled **SL (b)** is positioned between two **RD** regions.
- DL**: Labels **DL** are located at the top and bottom boundaries of the structure.
- ED**: Labels **ED** are placed near the center of the structure.
- theta**: Two angles, θ and $-\theta$, are indicated near the bottom boundary.
- OD1**: A label **OD1** is positioned at the bottom left.
- CL'**: Labels **CL'** are located at the bottom left and bottom right.
- OD2**: A label **OD2** is positioned at the bottom left, below **OD1**.
- A coordinate system is shown at the bottom left, with a vertical arrow pointing down and a horizontal arrow pointing right.

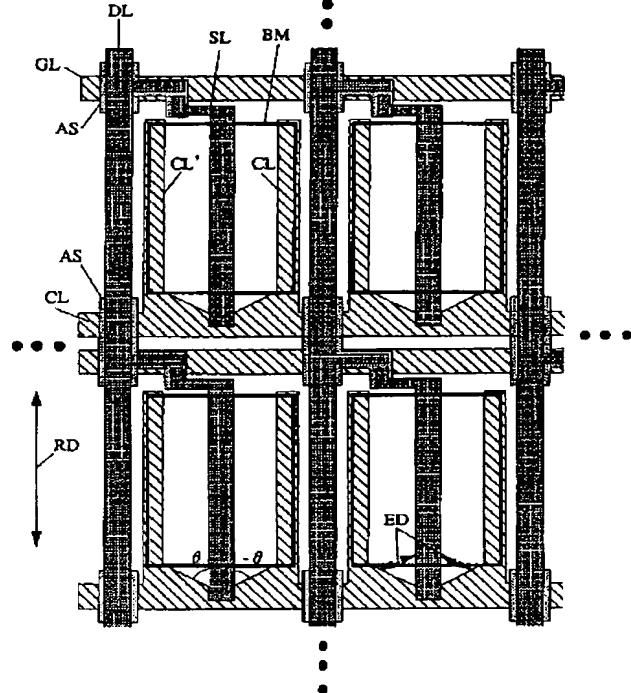
【图35】

図35



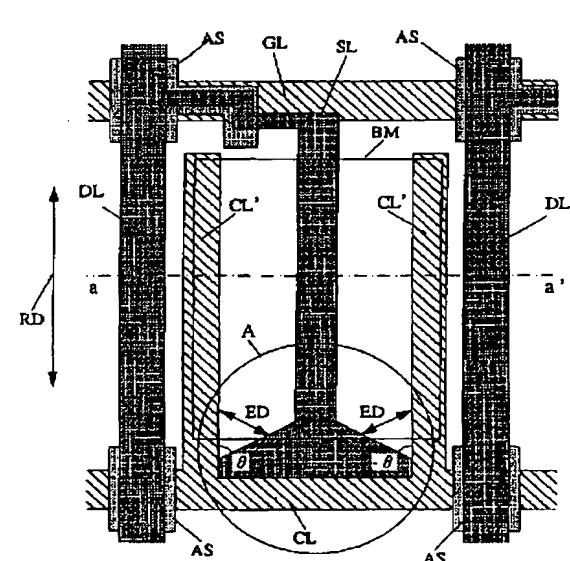
【图34】

図34



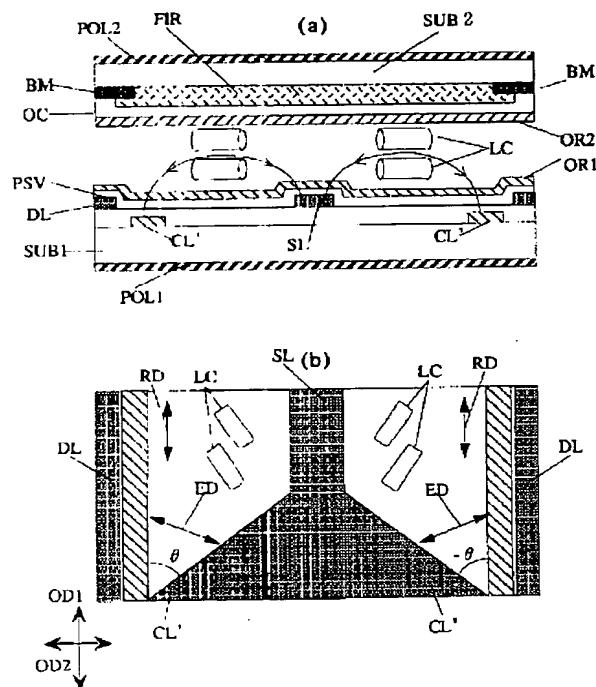
【四三六】

図36



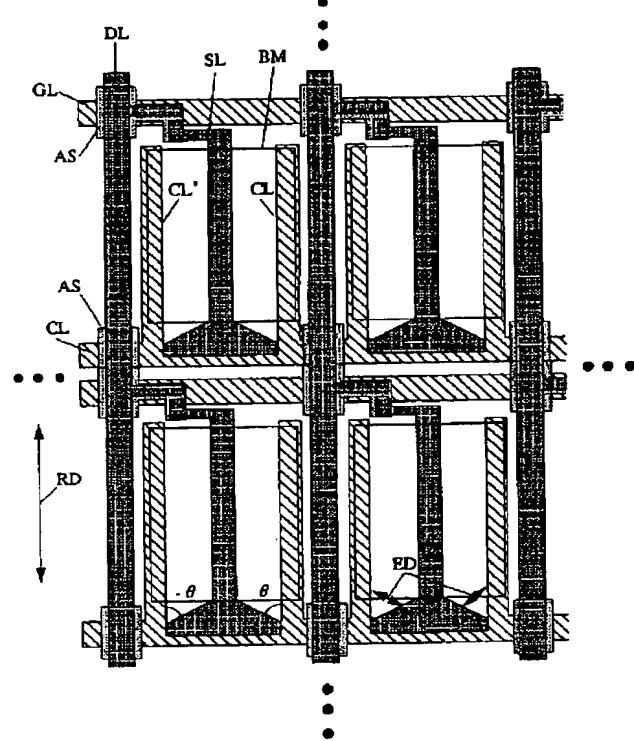
【図37】

図37



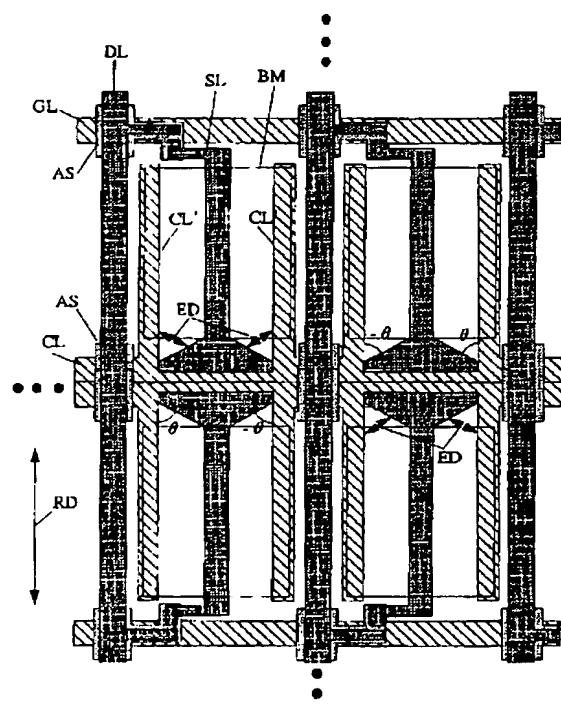
【図38】

図38



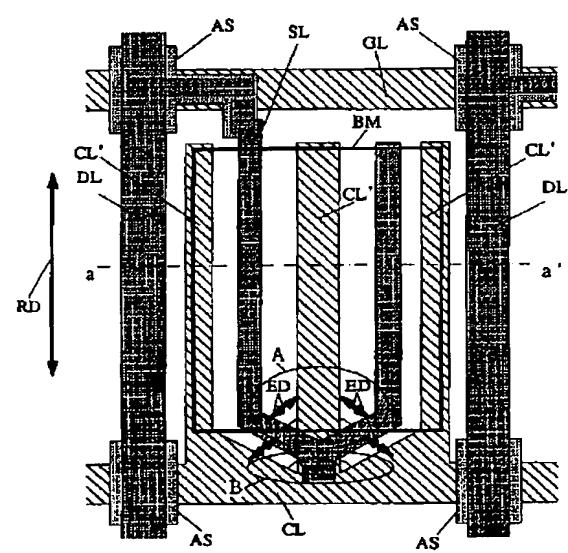
【図39】

図39



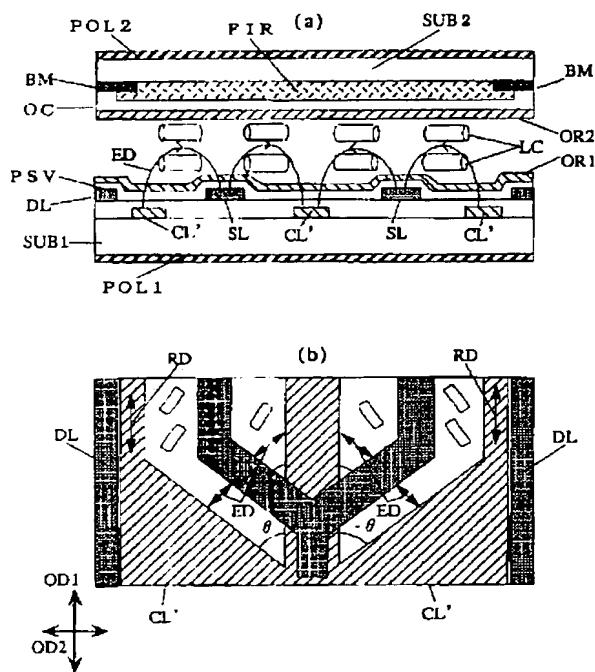
【図40】

図40



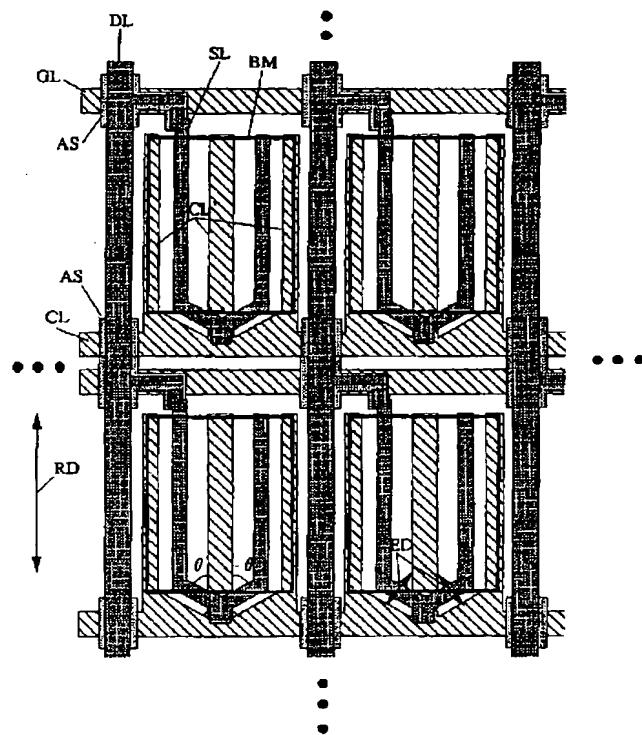
【四】

图 4 1



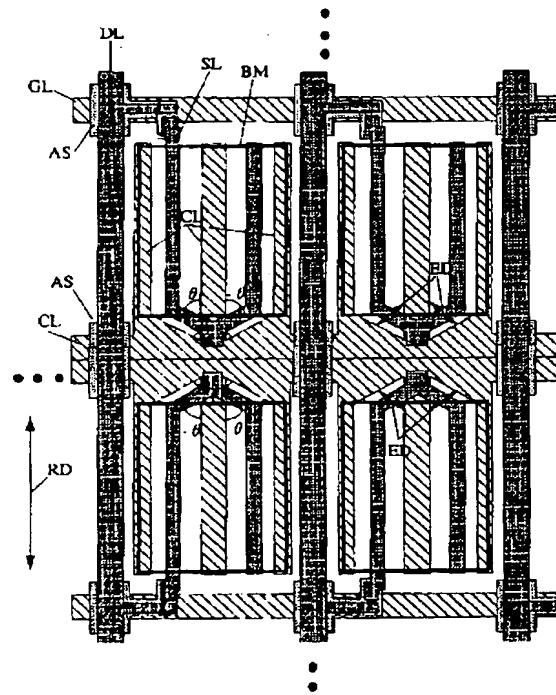
【图42】

図42



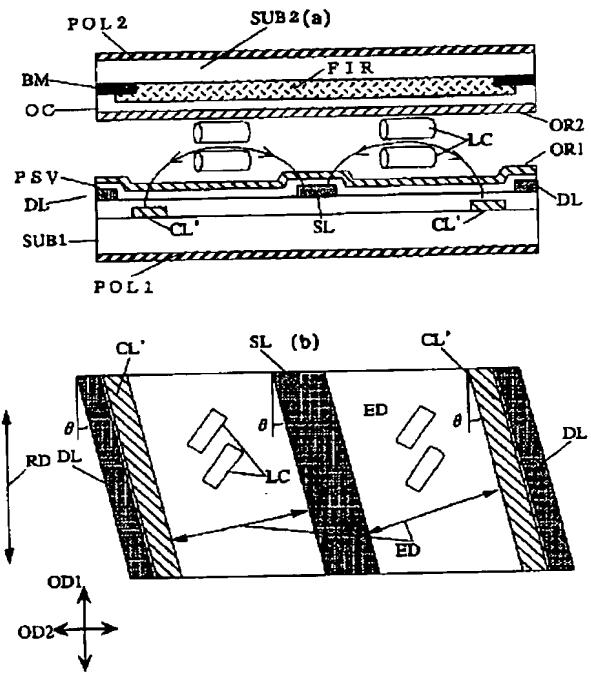
【图43】

図 4 3

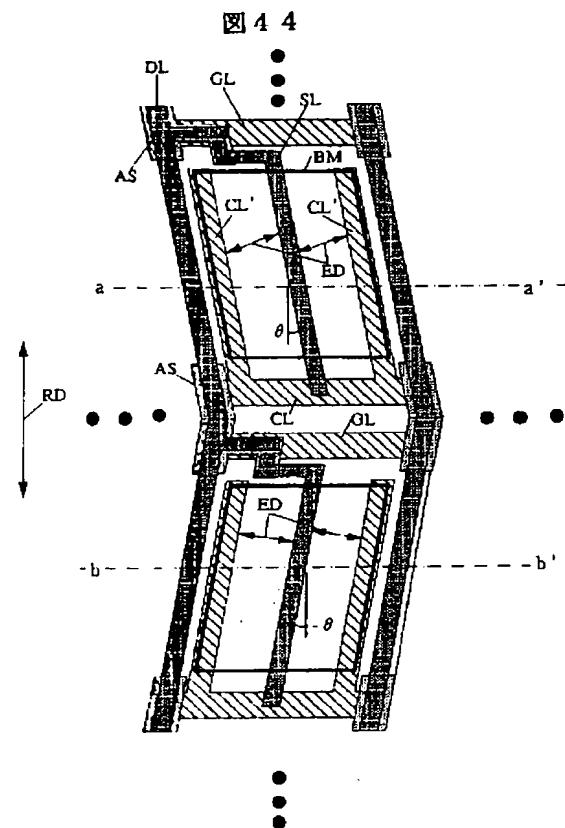


【四五】

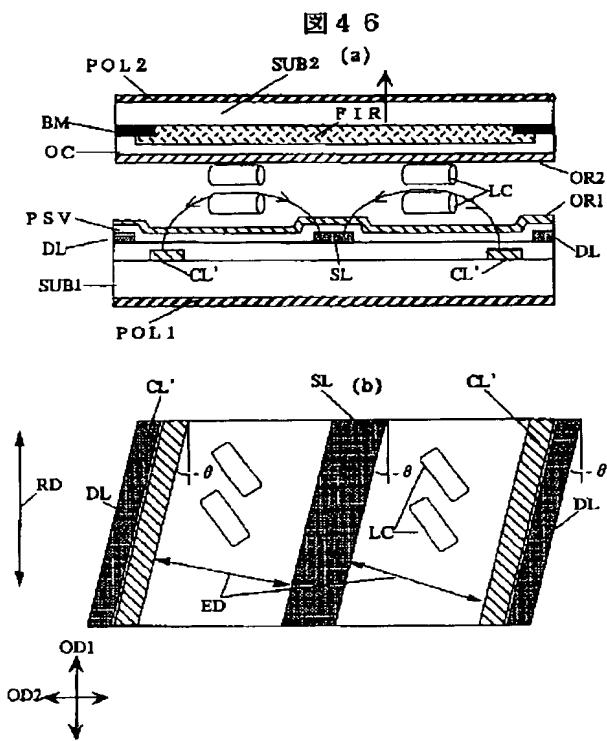
图 45



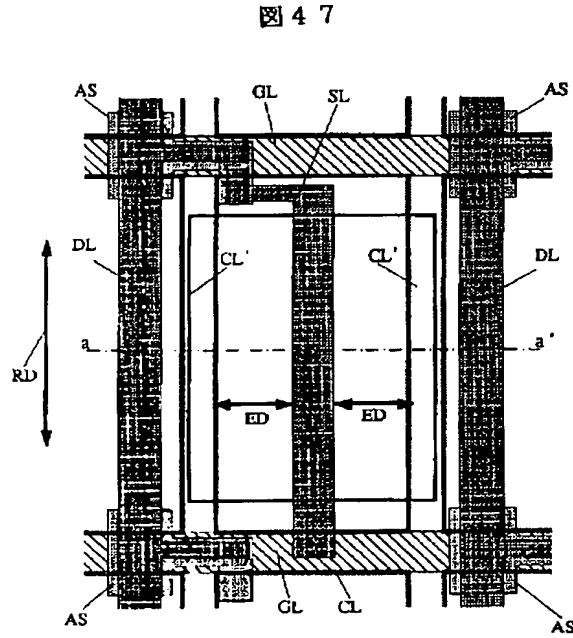
【図4.4】



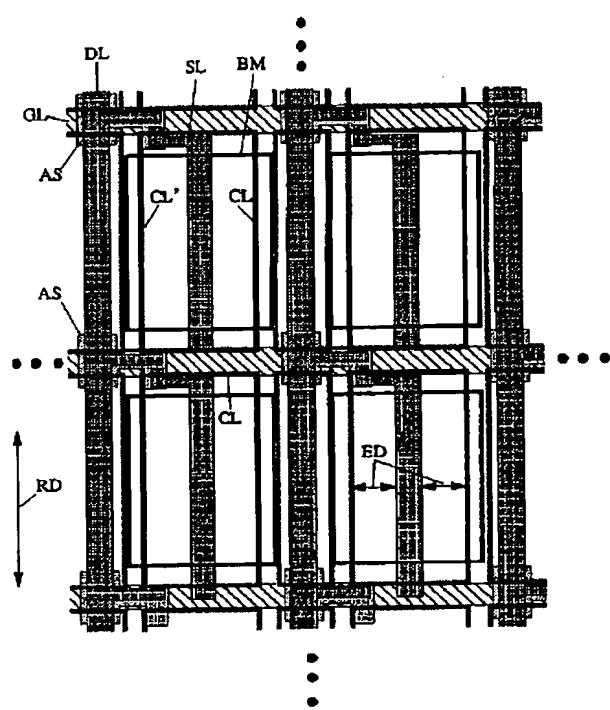
【図4.6】



【図4.7】

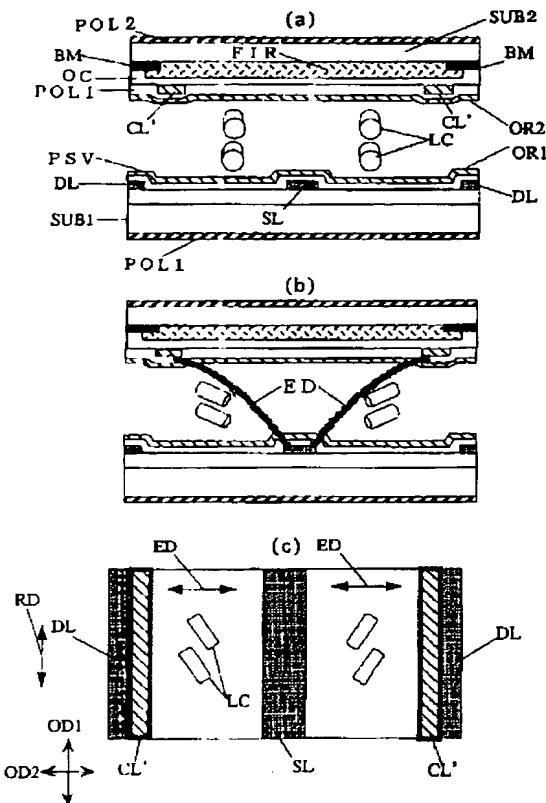


【図4.9】



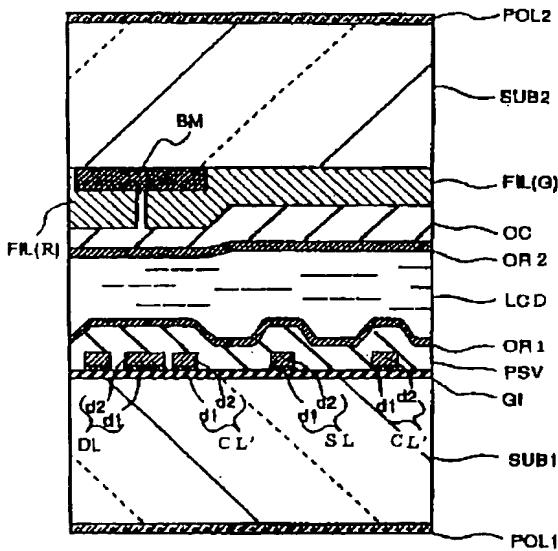
【四八】

図48



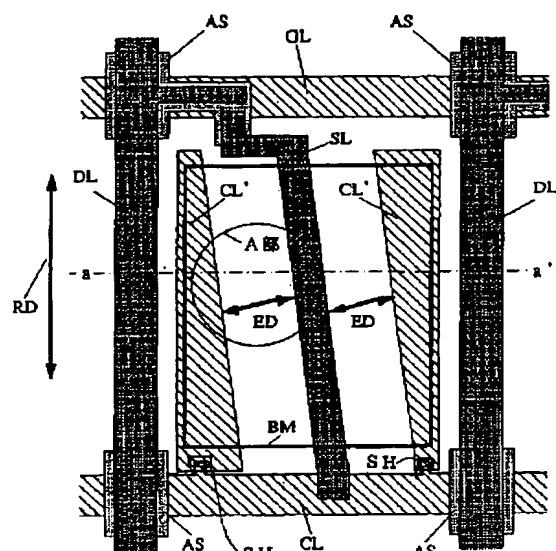
【图51】

図5 1



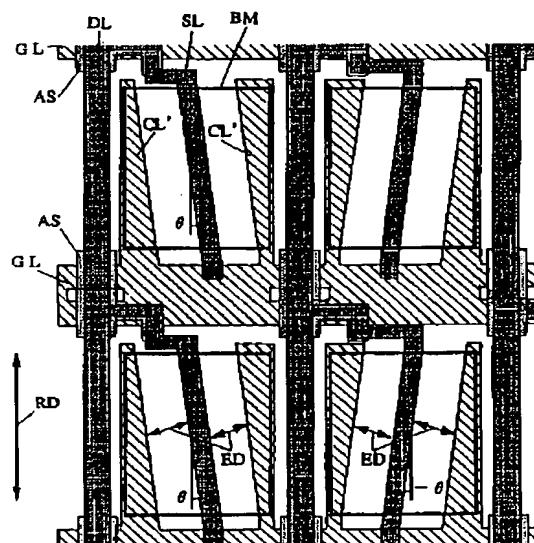
【图50】

図 50



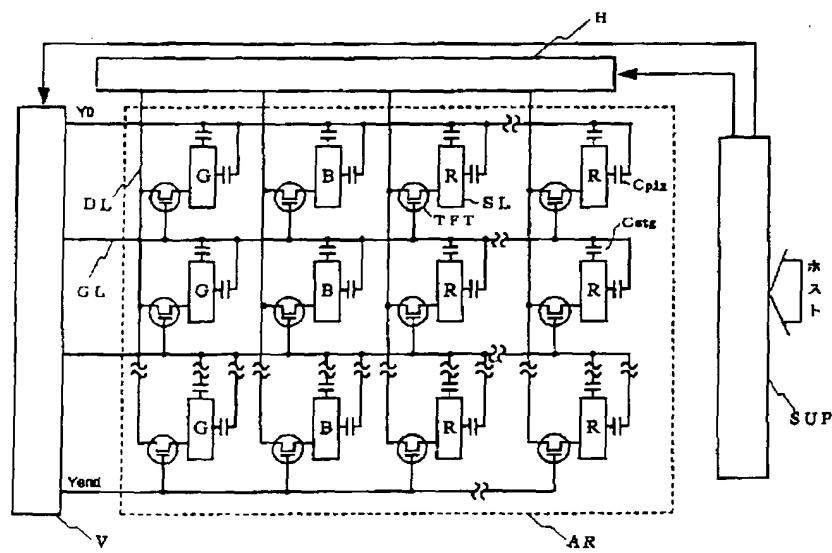
【图52】

図52



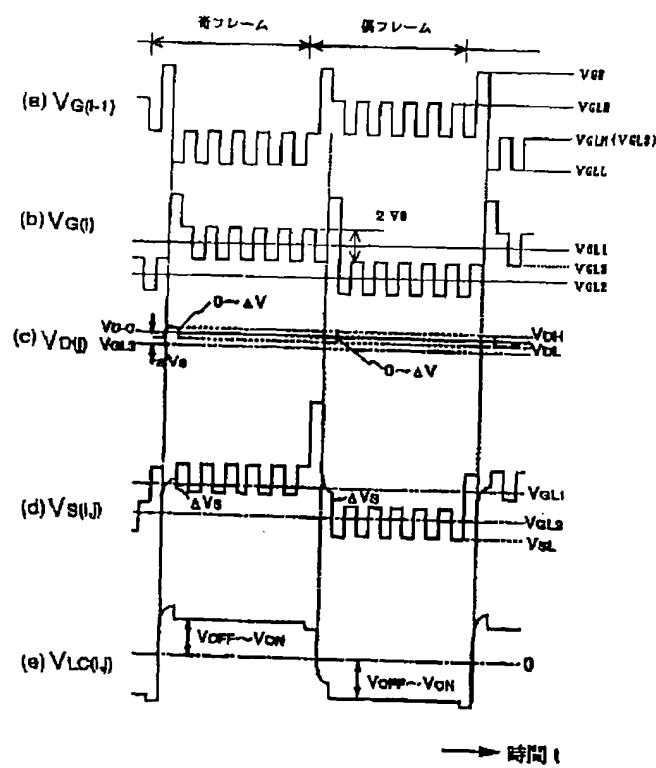
【図53】

図53



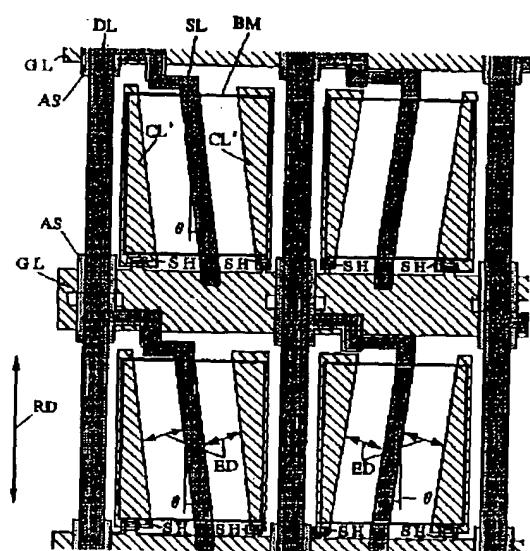
【図54】

図54



【図55】

図55



フロントページの続き

(72) 発明者 柳川 和彦
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72) 発明者 筧内 雅弘
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72) 発明者 近藤 克己
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72) 発明者 大江 昌人
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72) 発明者 小西 信武
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内